

О СВЯЗИ ЗАДАЧ ИНТЕГРАЛИЗАЦИИ И СИНТЕЗА МИКРОЭЛЕКТРОННЫХ УСТРОЙСТВ ДИСКРЕТНОГО ДЕЙСТВИЯ

С.И. Баранов, Г.Р. Фридман

(Ленинград)

Развитие микроэлектроники идет по пути создания в едином технологическом процессе все более сложных или многофункциональных гибридных и интегральных схем. Такой подход обладает целым рядом преимуществ по сравнению со ставшими уже традиционными концепциями конструирования устройств из модулей малой сложности. Здесь термин "конструирование" следует трактовать достаточно широко, включая в него как вопросы проектирования схем, так и технологического обеспечения их создания.

Одним из наиболее очевидных преимуществ многофункциональности является увеличение плотности упаковки элементов и, как прямое следствие отсюда, уменьшение веса и объема микроэлектронной системы в целом. Не менее важным являются увеличение надежности системы за счет сокращения количества паянных или сварных контактов и повышения помехоустойчивости, повышение быстродействия системы за счет сокращения физических размеров схем, а также потенциальное уменьшение удельной стоимости и трудоемкости изготовления.

Основными препятствиями на пути успешного решения проблемы создания многофункциональных узлов (МФУ) являются снижение процента выхода годных изделий и увеличение избыточности при одновременном ухудшении степени унификации, неизбежно сопутст-

вующие возрастанию сложности схем. Поэтому рост интегрализации последних требует решения целого ряда как технологических, так и логико-топологических задач.

В настоящей работе рассматриваются логико-топологические аспекты проблемы создания МФУ для устройств дискретного действия, оказывающие серьезное влияние на процесс проектирования вычислительных систем (ВС). В связи с этим процесс проектирования сводится к решению двух относительно независимых задач - синтеза МФУ и проектирования ВС из МФУ.

Решение первой из указанных задач может идти в двух направлениях:

- разработка систем МФУ, ориентированных на отдельное применение;

- разработка универсальной унифицированной системы МФУ.

Если при проектировании системы модулей малой логической мощности подобная альтернатива не возникает, ввиду очевидности преимуществ унификации, то при проектировании системы МФУ выбор того или иного направления далеко не очевиден и определяется целым рядом технико-экономических соображений.

Основными стимулами создания унифицированной системы МФУ являются снижение стоимости ВС, увеличение их надежности и ускорение сроков разработки. Действительно, такие составляющие общей стоимости, как стоимость необходимой для производства МФУ оснастки, стоимость средств контроля и операций проверки, стоимость выпуска документации, стоимость обслуживания, являются функцией номенклатуры МФУ и уменьшаются с ее снижением. Далее, ускорение сроков разработки обеспечивается возможностью независимого и параллельного осуществления этапов проектирования ВС и изготовления МФУ для них, а также возможностью организации поточного производства МФУ, не нуждающегося в перестройке при разработке нескольких различных ВС. Отметим, что при разработке ВС на основе ориентированной системы МФУ изготовлению МФУ должны предшествовать разработка функционально-логических схем ВС и разбивка этих схем на узлы.

Наконец, повышение надежности ВС на основе унифицированной системы МФУ следует ожидать как результат отработки процесса изготовления небольшой номенклатуры узлов с большой повторяемостью.^{х)}

х) Используемые здесь и далее параметры системы МФУ определены в работе [1].

Метод проектирования ВС на основе унифицированной системы МФУ не свободен от некоторых недостатков. Отметим, во-первых, увеличение стоимости разработки системы МФУ, хотя она распределяется на количество различных разрабатываемых ВС. Во-вторых, существенной проблемой, которую необходимо решить в этом случае, является уменьшение избыточности при заданном уровне логической мощности, который, естественно, определяется практически приемлемым процентом выхода годных узлов, т.е. текущим уровнем технологии. Следует заметить, что цена избыточности является функцией выбранного физико-технологического направления. Действительно, избыточность проявляется в трех аспектах - увеличении веса и габаритов ВС, росте ее стоимости и повышении потребляемой ею мощности. Очевидно, что создание интегральных полупроводниковых и пленочных схем, связанное с этим повышение плотности упаковки, а также перспективы снижения потребляемой мощности приведут к снижению всех указанных составляющих избыточности и, в некоторых пределах увеличения логической мощности, предопределяют преимущественное использование универсальных унифицированных систем МФУ. В частности, этого следует ожидать от МФУ на базе МОП - интегральной технологии. В настоящее время, однако, цена избыточности остается достаточно высокой, и в тех случаях, когда требования к весу, габаритам, потребляемой мощности и стоимости ВС являются жесткими, а серийность ее велика, следует отдать предпочтение ориентированной системе МФУ.

Разработка ориентированной системы МФУ сводится к разбиению функционально-логической схемы ВС на узлы по некоторому критерию и последующему топологическому проектированию (ТП) полученных МФУ. В качестве критерия могут быть использованы, например, минимум связей между узлами, количество выводов на единицу логической мощности и т.п. Поскольку при разработке каждой новой ВС разрабатываются ориентированные на эту ВС МФУ, задачи топологического проектирования и создания микрогеометрий узлов приобретают первостепенную важность, что требует алгоритмического подхода и физической реализации комплекса для проектирования и изготовления МФУ.

При создании унифицированной системы МФУ на первый план выступают проблемы синтеза. Эти проблемы по-разному решаются для операционных устройств и автоматов управления.

Ограниченная номенклатура многофункциональных узлов для операционных устройств, характеризующихся обычно высокой сте-

пенью регулярности, обеспечивается путем перехода от реализации элементарных логических функций к реализации ограниченного набора информационных функций. Этот набор включает в себя кодирование, декодирование, передачу, обработку и хранение информации, обеспечивая, таким образом, построение всех основных операционных устройств.

1. Регистры.
2. Счетчики.
3. Сумматоры и другие процессоры.
4. Каналы передачи информации.
5. Дешифраторы.
6. Шифраторы.

Введем понятия "вертикального" и "горизонтального" деления структурной схемы ВС. Под горизонтальным будем понимать разделение структуры ВС на участки, каждый из которых представляет собой некоторое поле одного операционного устройства, например, несколько разрядов регистра (возможно с вентилями записи), сумматора, счетчика и т.п. Участок структурной схемы, получающийся в результате вертикального деления, содержит поля разных операционных устройств, соединенных путями передачи информации. Рисунок I иллюстрирует введенные выше понятия, где пунктиром показано горизонтальное, а пунктиром с точкой - вертикальное деления.

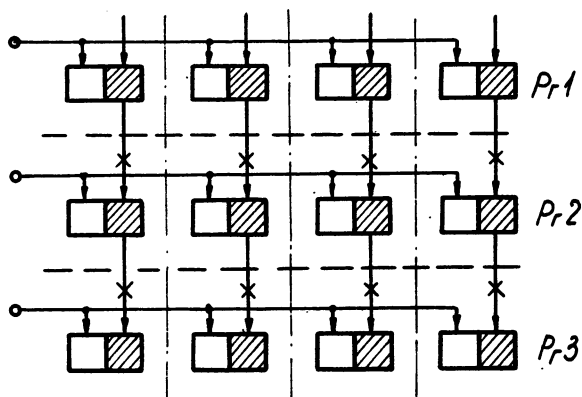


Рис. I. Пример горизонтального и вертикального деления структуры

Очевидно, что вертикальное деление некоторой ВС приводит к узлам, связанным с ее структурной схемой, и получающиеся при этом узлы могут быть использованы для построения другой ВС только при полном совпадении соответствующих участков обеих структурных схем. В то же время, очевидно, что узлы, образующиеся в результате горизонтального деления, инвариантны к конкретной структурной схеме и, следовательно, могут служить основой для построения унифицированной системы МФУ. Следует заметить, что связность узлов, получающихся вертикальным делением, максимальна, так что выигрыш в степени унификации МФУ в результате горизонтального деления влечет за собой проигрыш в связности. Поэтому уместно предположить, что в дальнейшем, при снижении цены избыточности и повышении плотности упаковки вертикальное деление может оказаться предпочтительным. Однако, учитывая современное состояние технологии, следует положить в основу разрабатываемой системы МФУ принцип горизонтального деления.

Проблема синтеза унифицированных многофункциональных узлов для автоматов управления - наименее регулярной части ВС-требуется выявления в них связанных повторяющихся участков схемы и связана с большими трудностями. Унификация МФУ для устройств управления связана с решением задачи регуляризации автомата путем предопределения конфигурации его структурной схемы на этапе перехода от абстрактного синтеза к структурному. Поясним последний тезис более подробно.

Рассмотрим задачу построения абстрактного автомата управления некоторой ВС, участок графа которого приведен на рис.2а. Автомат, интерпретируемый как модель Мили, под действием обобщенных входных сигналов X_1, \dots, X_k переходит из состояния a_r в состояние a_{r+1} с выдачей выходных сигналов Y_1, \dots, Y_s соответственно. Под обобщенным входным сигналом X_j будем понимать выражение входного сигнала (без тактирующего импульса) произвольной формы (возможно, скобочное), приписанного дуге автомата и вызывающего при переходе выдачу выходного сигнала Y_j . Отметка дуги графа φ_{α_i} ($i = 1, 2, \dots, S$ где S - число элементов памяти автомата) соответствует функции возбуждения элемента памяти α_i , который изменяет свое состояние на этом переходе.

Выражение для φ_{α_i} в булевом базисе получается как дизъюнкция выражений, каждое из которых представляет собой конъюнкцию кода состояния, из которого выходит дуга, отмечен-

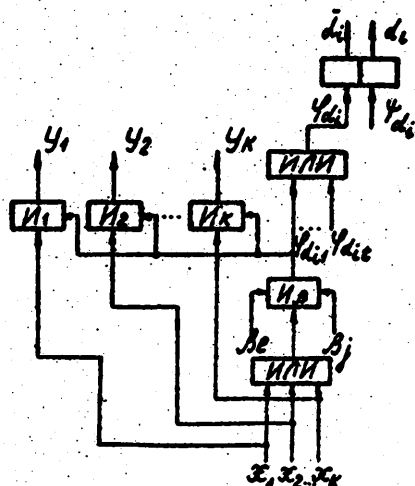
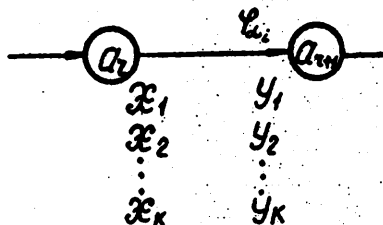


Рис. 2

- а) Участок графа абстрактного автомата,
- б) Функциональная схема, соответствующая графу автомата

ная символом φ_{α_i} , и обобщенного входного сигнала (или дизъюнкции входных сигналов, если их несколько), приписанного этой дуге. Выражение для компоненты выходного сигнала Y_i в булевом базисе получается как конъюнкция кода состояния, из которого выходит дуга, отмеченная символом Y_i , и обобщенного входного сигнала, приписанного этой дуге и соответствующего выходному сигналу Y_i .

На рис. 2б приведена часть схемы автомата управления, соответствующая функции возбуждения φ_{α_i} триггера α_i . Если φ_{α_i} имеет несколько компонент (отметка φ_{α_i} встречается на нескольких дугах автомата), то перед входом триггера должна стоять схема ИЛИ, на которую собираются эти компоненты. В случае рис. 2б предполагается t компонент у функции φ_{α_i} . Каждая компонента функции возбуждения снимается со схемы И_в на три входа. Два входа этой схемы соответствуют выходам преддешифратора сигналов обратной связи от элементов памяти автомата (см. ниже), а третий вход снимается со схемы ИЛИ для обобщенных входных сигналов.

Выходные сигналы Y_1, Y_2, \dots, Y_k , соответствующие переходу, изображенному на рис. 2а, снимаются с выходов схем И₁, ..., И_k на два входа. На один вход каждой из этих схем поступает выход схемы И_в (одна из компонент функции возбуждения). На другие входы схем И₁, ..., И_k поступают соответ-

вующие обобщенные входные сигналы. Если один и тот же входной сигнал Y_j встречается в автомате несколько раз ($Y_j^1, Y_j^2, \dots, Y_j^P$), т.е. приписан нескольким дугам графа автомата, то выходы всех схем $Y_j^1, Y_j^2, \dots, Y_j^P$ собираются на схему ИЛИ, с которой и снимается сигнал Y_j .

Поясним принцип построения преддешифратора обратной связи. Если состояния автомата закодированы с помощью карты Карно, то каждый код является конъюнкцией набора значений триггеров соответствующей строки и набора значений триггеров соответствующего столбца карты Карно. Предположим для определенности, что длина кода равна 5. Как видно из рис. 3, код состо-

	B_1	B_2	B_3	B_4	B_5	B_6	B_7	B_8
	000	001	011	010	110	111	101	100
B_9	00							
B_{10}	01							
B_{11}	11		a_2					
B_{12}	10							

Рис. 3. Карта Карно на 5 переменных

яния a_2 равен $\beta_{11}^1 \cdot \beta_3$, где $\beta_{11}^1 = a \cdot e$, а $\beta_3 = \bar{a}bc$. Положим $\beta_i = p\beta_i^1$ ($i = 9, 10, 11, 12$), где p — импульсный сигнал, тактирующий работу автомата. Очевидно, что если теперь построить преддешифратор выражения для β_i ($i = 1, \dots, 12$), то путем попарного объединения соответствующих выходов этого преддешифратора можно получить любой код состояния вместе с тактирующим импульсом (см. входы β_1 и β_3 на рис. 2б).

Анализ рассмотренной выше модели функциональной схемы, получающейся при синтезе конечного автомата, показывает наличие в ней крупных однотипных частей. Действительно, схемы преддешифратора, объединения обобщенных выходных сигналов, Y_2 , схемы объединения функций возбуждения и получения выходных сигналов, а также элементы памяти имеют одинаковую структуру

для различных автоматов. Исключение составляют лишь схемы обобщенных входных сигналов. Вышеупомянутые однотипные части автоматов могут быть положены в основу построения унифицированных многофункциональных узлов для устройств управления ВС.

Задача синтеза ВС из узлов сводится к нахождению оптимального покрытия исходной структурной схемы ВС, представленной в некотором формализованном проблемно-ориентированном языке, элементами из совокупности МФУ.

Л и т е р а т у р а

1. С.И. Баранов, Э.В. Пугач, Г.Р. Фирдман. О построении микроэлектронных ЦВМ на основе конструктивно-функциональных узлов. Труды семинара "Методы разработки схем и конструкций цифровых систем", часть 2, стр. 88-100. Ленинградский дом научно-технической пропаганды, Ленинград, 1967.