

ТЕОРЕТИЧЕСКИЕ ОСНОВЫ ПОСТРОЕНИЯ УНИВЕРСАЛЬНЫХ
ВЫЧИСЛИТЕЛЬНЫХ СРЕД

Э.В. Евреинов

В работе [1] сформулированы основные свойства вычислительных сред и введено понятие вычислительной среды с индивидуальным поведением элементов, т.е. среды, любой отдельный элемент которой можно настроить на выполнение какой-либо одной функции из полного их набора. В этот набор входят: функция задержки, функции \vee , $\&$, \neg , прием и передача информации по заданным направлениям.

В данной работе исследуются свойства вычислительной среды с индивидуальным поведением элементов, а также особенности её реализации.

§ 1. Основные свойства элементов решетчатых структур

Рассмотрение вычислительных сред с индивидуальным поведением элементов требует более подробного исследования некоторых аспектов построения схем, реализующих функции конечных автоматов с учетом роли соединительных элементов.

В работах [2], [3], [4], [5] понятия "схемы" и "логической сети" используются для описания того, как данный сложный автомат построен из не подлежащих расчленению функциональных

элементов. Каждому элементу поставлена в соответствие реализуемая им функция. Для входных и выходных каналов элементов определены правила их отождествления при построении схемы или логической сети.

Дальнейшим уточнением конструкции сложного автомата является задание в некоторой системе координат расположения его функциональных элементов [6].

Следующим необходимым шагом в уточнении конструкции автомата является, по нашему мнению, введение понятия элементарных, не подлежащих дальнейшему расчленению каналов, или "соединительных элементов", из которых по определенным правилам можно образовать входные и выходные каналы функциональных элементов.

Как уже указывалось (см. [1]), стоимости соединительных и функциональных элементов оказываются одного порядка. А так как при построении автоматов первых требуется значительно больше, чем вторых, то, следовательно, при переходе к сложным микроминиатюрным автоматам соединительные элементы экономически будут играть решающую роль.

Задание конструкции сложного автомата в этом случае сводится к заданию схемы (логической сети), дополненной правилами отождествления соединительных элементов, и заданием положения соединительных и функциональных элементов в некоторой системе координат. Как уже указывалось в работе (см. [1]), одним из важнейших свойств вычислительной среды является однородность элементов и соединений между ними. В связи с этим представляет большой интерес изучение структур, обладающих таким свойством.

В качестве математического аппарата для изучения однородной структуры можно использовать аппарат, применяющийся при описании структуры кристаллов [7] - [9]. Следуя работе [9], используем понятия целочисленных двумерной и трехмерной решеток.

Будем рассматривать системы параллельных прямых на плоскости, разбивающие её на полосы равной ширины. Две такие системы разбивают плоскость на равные параллелограммы и образуют плоскую решетку. Вершины этих параллелограммов называются узлами решетки, а сами параллелограммы - её основными параллелограммами. Аналогично в трехмерном пространстве рассматривают системы параллельных плоскостей, разбивающие пространство на слои рав-

ной толщины. Три такие системы разбивают пространство на равные параллелепипеды и образуют трехмерную решетку. Вершины параллелепипедов суть узлы решетки, а сами параллелепипеды - основные параллелепипеды решетки.

Для двумерной решетки справедливо следующее утверждение: выпуклые фигуры с центром в узле решетки, заполняющие плоскость без просветов и наложений, суть или центрально-симметричные шестиугольники или параллелограммы. Эти фигуры получили название параллелогонов, так как при заполнении плоскости они располагаются параллельно друг другу. В дальнейшем элементами решетки будем называть эти фигуры. Других параллелогонов, кроме вышеназванных, быть не может.

В 3-мерной решетке роль, аналогичную роли параллелогонов в 2-мерной решетке, играют многогранники, называемые параллелоэдрами. Существует пять типов параллелоэдров: куб (6-гранник), призма с гексагональным основанием (8-гранник), ромбододекаэдр (12-гранник), вытянутый ромбододекаэдр (12-гранник), кубооктаэдр (14-гранник). Прикладывая друг к другу равные параллелоэдры равными гранями, так чтобы последние совпадали друг с другом, можно заполнить пространство без промежутков, причем все параллелоэдры окажутся ориентированными параллельно друг другу. В дальнейшем и параллелогоны и параллелоэдры будем называть элементами решетки.

Элементы вышеперечисленных решеток являются центрально-симметрическими многоугольниками (многогранниками). Каждой стороне (грани) центрально-симметрического многоугольника (многогранника) соответствует параллельная ей равновеликая сторона (грань) с противоположным направлением внешней нормали. Будем называть такие стороны (грани) противоположными, а стороны, имеющие общие вершины (или грани, имеющие общие ребра) - соседними.

Воспользуемся двумерными (трехмерными) решетками для описания конструкции сложных автоматов. Каждому параллелогону (параллелоэдру) поставим в соответствие функциональный или соединительный элемент. Тогда входам и выходам элемента будут соответствовать стороны многоугольника или грани многогранни-

ка. Координаты центра многоугольника (многогранника) станут координатами соединительного или функционального элемента. Задание конструкции сложного автомата можно свести таким образом к заданию логической сети, функциональных и соединительных элементов, типа решетки и функции, ставящей в соответствие этим элементам элементы решетки.

Ниже будут предложены схемы: а) из соединительных элементов, б) из соединительных и функциональных элементов, в) из элементарных автоматов и соединительных элементов, г) из элементов вычислительной среды.

§ 2. Схемы из соединительных элементов

Для определения схемы из соединительных элементов нам потребуются некоторые понятия из теории графов [10].

Говорят, что дан граф, если даны:

1⁰. непустое множество X ,

2⁰. отображение Γ множества X в X .

Будем изображать элементы множества X точками плоскости, а пары точек x и y , для которых $y \in \Gamma x$, соединять непрерывной линией со стрелкой, направленной от x к y .

Каждый элемент множества X называется вершиной графа, а пара элементов (x, y) , в которой $y \in \Gamma x$ — дугой графа. Множество дуг графа будем обозначать через V . Граф (X, V) называется симметрическим, если $(x, y) \in V \Rightarrow (y, x) \in V$. Граф (X, V) называется антисимметрическим, если $(x, y) \in V \Rightarrow (y, x) \notin V$.

Путем в графе (X, V) называется последовательность дуг такая, что конец каждой предыдущей дуги совпадает с началом следующей.

Пусть дан граф $G=(X, V)$ и пусть x_1, \dots, x_N — его вершины. Обозначим через b_{ij}^c число дуг V , идущих из x_i в x_j .

Квадратная матрица (b_{ij}^c) с N строками и N столбцами называется матрицей смежности графа. b_{ij}^c — означает элемент, стоящий на пересечении i -й строки и j -го столбца. В дальнейшем b_{ij}^c обычно принимает значения 0, 1.

Будем рассматривать графы, у которых множество вершин можно представить в виде $X=(X_1, X_1', X_2, X_2', \dots, X_m, X_m')$, где X_i и X_i' — подмножества, содержащие одинаковое количество вершин K_i . В частности, K_i может быть равным нулю. Будем на-

зывать такие подмножества подмножествами противоположных вершин, а вершины $x \in X_i$ и $x' \in X_i'$ — противоположными вершинами. Общее количество вершин множества X будет равно

$$N=2(K_1+K_2+\dots+K_i+\dots+K_m).$$

Пусть дан элемент решетки \mathcal{G} с числом сторон (или граней) — n , где n принимает значения 4, 6 (или 6, 8, 12, 14). Введем обозначение сторон (граней) элемента решетки следующим образом.

Пусть некоторая сторона (грань) элемента решетки будет обозначена через a_1 , тогда параллельную ей равновеликую сторону (грань) с противоположным направлением внешней нормали обозначим через a_1' .

Выберем из оставшихся сторон (граней) элемента любую сторону (грань) и обозначим её через a_2 , тогда параллельную ей с противоположным направлением внешней нормали сторону (грань) обозначим через a_2' . Процесс продолжается до тех пор пока не будут обозначены все стороны (грани). Обозначение всех сторон (граней) элемента можно представить в виде:

$$a_1, a_1', a_2, a_2', \dots, a_m, a_m',$$

где $m = \frac{n}{2}$.

Поставим в соответствие элементу решетки \mathcal{G} граф $G=(X, V)$ так, что a_i стороне (грань) элемента будет соответствовать подмножество вершин X_i , а a_i' — подмножество X_i' , ($i=1, \dots, m$). Если подмножество X_i содержит K_i вершин, где $K_i > 1$, то соответствующая подмножеству X_i сторона (грань) элемента решетки разбивается на K_i равных частей и каждой из вершин подмножества X_i ставится во взаимно однозначное соответствие одна из K_i частей. Соединим пары вершин x, y дугами $(x, y) \in V$.

Граф, поставленный в соответствие элементу решетки, называется графом, реализуемым этим элементом.

Элемент решетки с поставленным ему в соответствие графом будем называть соединительным элементом, его стороны (грани), которым поставлены в соответствие вершины графа, будем называть полюсами соединительного элемента, а для случая, когда $K_i > 1$, будем называть K_i -кратными полюсами. Элемент решетки с поставленным ему в соответствие симметрическим графом будем называть симметрическим соединительным элементом. Элемент решетки с поставленным ему в соот-

ветствие антисимметрическим графом будем называть **анти-симметрическим соединительным элементом**. Полюса, соответствующие противоположным сторонам (граням) элемента решетки, будем называть **противоположными**, а соответствующие соседним сторонам (граням) — **соседними полюсами**.

Схемой из соединительных элементов называется решетка, в которой

- 1) элементами являются только соединительные элементы,
- 2) в элементах, имеющих общие стороны (грани), отождествлены соответствующие друг другу полюсы,
- 3) выделено некоторое множество полюсов элементов, называемых полюсами схемы.

Для того, чтобы задать схему из соединительных элементов, необходимо указать соединительные элементы (элементы с их координатами $g_{i,j,k}$, где i, j, k — соответствуют значениям координат элемента g , и соответствующие этим элементам графы), а также указать полюса схемы.

Схемы из соединительных элементов можно классифицировать в зависимости: 1) от размерности решетки (двумерные и трехмерные); 2) от количества сторон в элементе (4- и 6-сторонние элементы) для двумерной решетки, или от количества граней в элементе трехмерной решетки (6-, 8-, 12-, 14-гранники); 3) от количества вершин графа, соответствующих данной стороне (грани) элемента решетки (1 или k вершин); 4) от типа графа (симметрический или антисимметрический).

Наиболее простыми соединительными элементами являются элементы, полученные из элементов двумерной решетки — параллелограммов, которым поставлены в соответствие графы с общим числом вершин — 4, так что каждой стороне соответствует одна и только одна вершина. Действительно, эти соединительные элементы могут быть получены из других типов элементов путем соответствующего выбора 4-х полюсов.

ТЕОРЕМА I. Всякий конечный граф может быть отображен в схему из четырехполюсных соединительных элементов.

Пусть дан произвольный граф G с вершинами $x_1, x_2, \dots, x_N \in X$ и дугами $v_1, v_2, \dots, v_M \in U$.

В решетке из 4-полюсных элементов, у всех элементов ко-

торой соединены полюсы a_1 с a'_1 и a'_1 с a_1 , выделим N строк элементов и каждую из них поставим во взаимно однозначное соответствие одной из вершин графа G . В результате множество вершин графа X будет взаимно однозначно отображено на множество строк решетки C .

Покажем теперь, что любой дуге графа $G (x_k, x_e)$ может быть поставлен во взаимно однозначное соответствие путь из строки решетки C_k к строке $C_e (C_k, C_e \in C)$.

Пусть для определенности $k < e$.

Рассмотрим три возможных случая (рис. I):

1) (x_k, x_e) . Нетрудно видеть, что если у элементов какого-либо столбца i , принадлежащих строкам C_k и C_e , соединить полюсы a'_2 и a_2 с a_1 и a'_1 , а у всех остальных элементов этого же столбца соединить полюс a'_2 с a_2 (и только с ним), то строка C_k окажется соединенной путем со строкой C_e и никаких других путей между этими строками и какими-либо другими не возникает.

То есть проложенный путь может быть поставлен во взаимно однозначное соответствие дуге (x_k, x_e) .

2) Случай (x_e, x_k) аналогичен предыдущему с тем отличием, что у всех элементов j -го столбца, не принадлежащих строкам C_k и C_e , полюс a_2 будет соединен с полюсом a'_2 .

3) В случае (x_k, x_k) , когда данная вершина x_k является и входом и выходом дуги (x_k, x_k) — "петля", ее взаимно однозначное отображение на решетке может быть осуществлено, если у элементов в столбцах u и $u+1$, принадлежащих строке C_k , и некоторой строке $C_{N+2k} \in C$ полюсы a_2 и a'_2 соединить с полюсами a_1 и a'_1 , а у всех остальных элементов u -го столбца соединить полюс a'_2 с полюсом a_2 , а $u+1$ -го столбца — полюс a_2 с a'_2 . Нетрудно видеть, что в этом случае образуется замкнутый путь, соответствующий дуге (x_k, x_k) , и не возникает никаких других соединений между строками множества C . Таким образом, отводя для каждой дуги типа $(x_k, x_k)_{k \neq e}$ столбец элементов, а каждой дуге типа (x_k, x_k) — два столбца элементов и одну дополнительную строку, можно реализовать произвольный конечный граф G с помощью конечного числа элементов, что и требовалось доказать.

Из доказательства теоремы I вытекает

СЛЕДСТВИЕ I. Для реализации любого конечного графа G_i с N_i вершинами, M_i дугами, R_i из которых являются

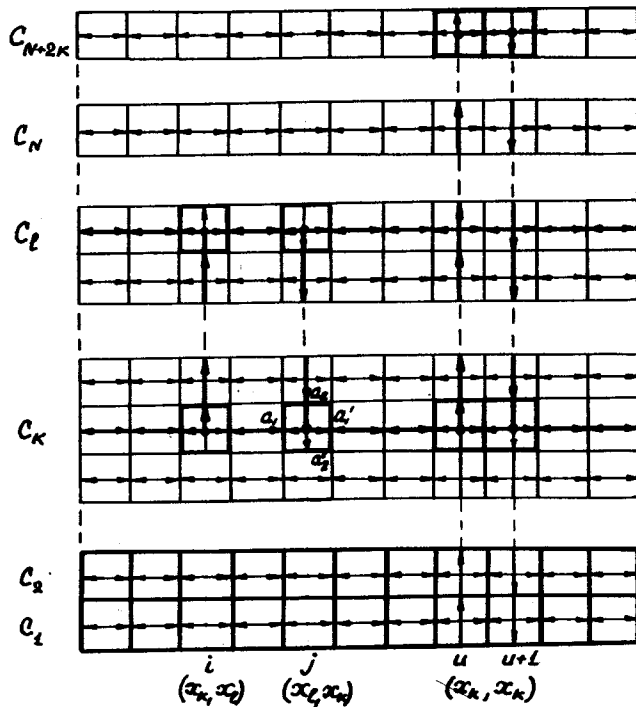


Рис. I.

петлями вида (x_k, x_k) , достаточно вы-
 делить часть решетки из 4-полюс-
 ных элементов размером $N_i + R_i$ строк
 и $M_i + R_i$ столбцов. Эта часть решетки
 может быть изолирована от осталь-
 ной решетки с помощью элементов с
 изолированными полюсами, матрицы
 смежности которых будут

$$0 = \begin{pmatrix} 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \end{pmatrix},$$

тогда вся оставшаяся часть решетки
 может быть использована для раз-
 мещения схем, реализующих другие
 графы.

СЛЕДСТВИЕ 2. При доказательстве тео-
 ремы I были использованы соедине-
 ния полюсов элементов, соответст-
 вующие следующим матрицам смежно-
 сти D , D' и D'' равным соответственно:

| D | D' | D'' |
|-----------------------------------|-----------------------------------|-----------------------------------|
| a_1, a_1', a_2, a_2' | a_1, a_1', a_2, a_2' | a_1, a_1', a_2, a_2' |
| $a_1, 0 \quad I \quad I \quad I$ | $a_1, 0 \quad I \quad 0 \quad 0$ | $a_1, 0 \quad I \quad 0 \quad 0$ |
| $a_1', I \quad 0 \quad I \quad I$ | $a_1', I \quad 0 \quad 0 \quad 0$ | $a_1', I \quad 0 \quad 0 \quad 0$ |
| $a_2, I \quad I \quad 0 \quad I$ | $a_2, 0 \quad 0 \quad 0 \quad I$ | $a_2, 0 \quad 0 \quad 0 \quad 0$ |
| $a_2', I \quad I \quad I \quad 0$ | $a_2', 0 \quad 0 \quad 0 \quad 0$ | $a_2', 0 \quad 0 \quad I \quad 0$ |

Нетрудно видеть, что если все элементы решетки, не вхо-
 дящие в поле размером $(N+R) \times (M+R)$, будут иметь соедине-
 ния типа D' и D'' , то никаких новых путей между строками ре-
 шетки не появится, откуда следует, что любой конеч-
 ный граф может быть отображен в
 схему из соединительных элемен-
 тов, состоящую из трех видов 4-по-
 лусных соединительных элементов.

СЛЕДСТВИЕ 3. Любой симметрический ко-
 нечный граф может быть отображен
 в схему из соединительных элемен-
 тов, состоящую из двух видов 4-по-
 лусных соединительных элементов.

По определению симметрического графа каждой дуге (x_k, x_c) должна соответствовать дуга (x_c, x_k) . Нетрудно видеть, что это будет осуществлено, если и у элементов решетки соединения между полюсами будут соответствовать симметрическому графу, т.е. вместо матриц смежности D' и D'' надо взять матрицу смежности D :

$$D = \begin{pmatrix} 0 & I & 0 & 0 \\ I & 0 & 0 & 0 \\ 0 & 0 & 0 & I \\ 0 & 0 & I & 0 \end{pmatrix}$$

СЛЕДСТВИЕ 4. Так как 4-полюсный соединительный элемент может быть получен из κ -полюсного путем изоляции всех избыточных полюсов, то теорема I и её следствия (I-3) могут быть распространены на κ -полюсные элементы.

ОПРЕДЕЛЕНИЕ. Система соединительных элементов (симметрических) S_1, \dots, S_k называется полной, если любой конечный граф (симметрический) может быть отображен в схему из соединительных элементов, состоящую из элементов S_1, \dots, S_k .

ТЕОРЕМА 2. Минимальная полная система 4-полюсных симметрических соединительных элементов содержит два элемента.

Достаточность вытекает из следствия 3 теоремы I.

Необходимость следует из того, что схема, образованная многократным повторением одного и того же элемента может соответствовать только одному определенному типу графа. Действительно, рассмотрим, например, две группы случаев: 1) когда ни один полюс соединительного элемента не является изолированным и хотя бы один полюс соединен не менее чем с двумя другими; 2) все остальные случаи.

Нетрудно видеть, что в первом случае все полюса всех элементов соединены друг с другом путем, то есть реализуется один единственный полный граф и только он. Во втором случае в схеме будут отсутствовать разветвления, то есть нельзя реализовать граф типа дерева.

§ 3. Схемы из соединительных и функциональных элементов

Пусть дан элемент решетки \mathcal{E} с числом сторон (граней) κ , где κ принимает значения 4, 6, (6, 8, 12, 12, 14).

Пусть $a_1, a_2, \dots, a_{\kappa/2}$ - стороны (грани) элемента решетки и $a'_1, a'_2, \dots, a'_{\kappa/2}$ - соответственно противоположные стороны (грани) элемента решетки.

Пусть также даны функции алгебры логики:

$$1) \bar{z}_1 = \bar{x}_1; \bar{z}_2 = \bar{x}_2; \dots; \bar{z}_{\kappa/2} = \bar{x}_{\kappa/2}; \quad (I)$$

$$2) \bar{z}_1 = \bar{z}_2 = \dots = \bar{z}_{\kappa/2} = x_1 \& x_2 \& \dots \& x_{\kappa/2};$$

$$3) \bar{z}_1 = \bar{z}_2 = \dots = \bar{z}_{\kappa/2} = x_1 \vee x_2 \vee \dots \vee x_{\kappa/2}.$$

Поставим в соответствие элементу решетки \mathcal{E} функцию алгебры логики таким образом, что сторонам (граням) элемента $a_1, a_2, \dots, a_{\kappa/2}$ будут соответствовать переменные $x_1, x_2, \dots, x_{\kappa/2}$, а сторонам (граням) $a'_1, a'_2, \dots, a'_{\kappa/2}$ - функции $\bar{z}_1, \bar{z}_2, \dots, \bar{z}_{\kappa/2}$.

Элемент решетки, реализующий функцию алгебры логики, будем называть функциональным элементом, а его стороны (грани) будем называть полюсами функционального элемента. Аналогично, как и у соединительных элементов, будем различать полюса противоположные, соседние и κ_c -кратные.

Схемой из κ -полюсных функциональных и соединительных элементов то и называется решетка, в которой

1) элементами являются κ -полюсные функциональные и соединительные элементы;

2) выделено некоторое подмножество полюсов решетки, называемых входными и выходными полюсами схемы;

3) каждому входному полюсу схемы поставлена в соответствие одна из переменных;

4) при построении решетки из указанных элементов соблюдаются следующие правила:

а) допускается присоединение к полюсам решетки только входных полюсов функционального элемента,

б) допускается отождествление различных входных полюсов элемента,

в) не допускаются отождествления различных выходных полюсов функциональных элементов,

г) соблюдаются правила построения схем из соединительных элементов.

ТЕОРЕМА 3. Каждая функция алгебры логики может быть реализована схемой из функциональных и соединительных 4-полюсных элементов.

Пусть даны функциональные элементы F_1, F_2 и F_3 , реализующие функции алгебры логики соответственно

$$F_1 \quad z_1 = \bar{x}_1, \quad z_2 = \bar{x}_2, \quad (2)$$

$$F_2 \quad z_1 = z_2 = x_1 \& x_2,$$

$$F_3 \quad z_1 = z_2 = x_1 \vee x_2,$$

и полная система соединительных 4-полюсных элементов P, D, O . Из алгебры логики известно, что любая функция $f(x_1, \dots, x_m)$, принимающая два значения 0 и 1 и определенная для всевозможных значений аргументов, принимающих также два значения 0 и 1, может быть выражена в совершенной дизъюнктивной нормальной форме (с.д.н.ф.):

$$f(x_1, \dots, x_m) = \bigvee_{f(\sigma_1, \dots, \sigma_m)=1} x_1^{\sigma_1} x_2^{\sigma_2} \dots x_m^{\sigma_m}. \quad (3)$$

В этой формуле логическое суммирование ведется по тем наборам $\sigma_1, \sigma_2, \dots, \sigma_m$, для которых $f(\sigma_1, \sigma_2, \dots, \sigma_m)=1$, ($x_i^{\sigma_i} = \bar{x}_i$ при $\sigma_i^k=0, x_i^{\sigma_i} = x_i$ при $\sigma_i^k=1$).

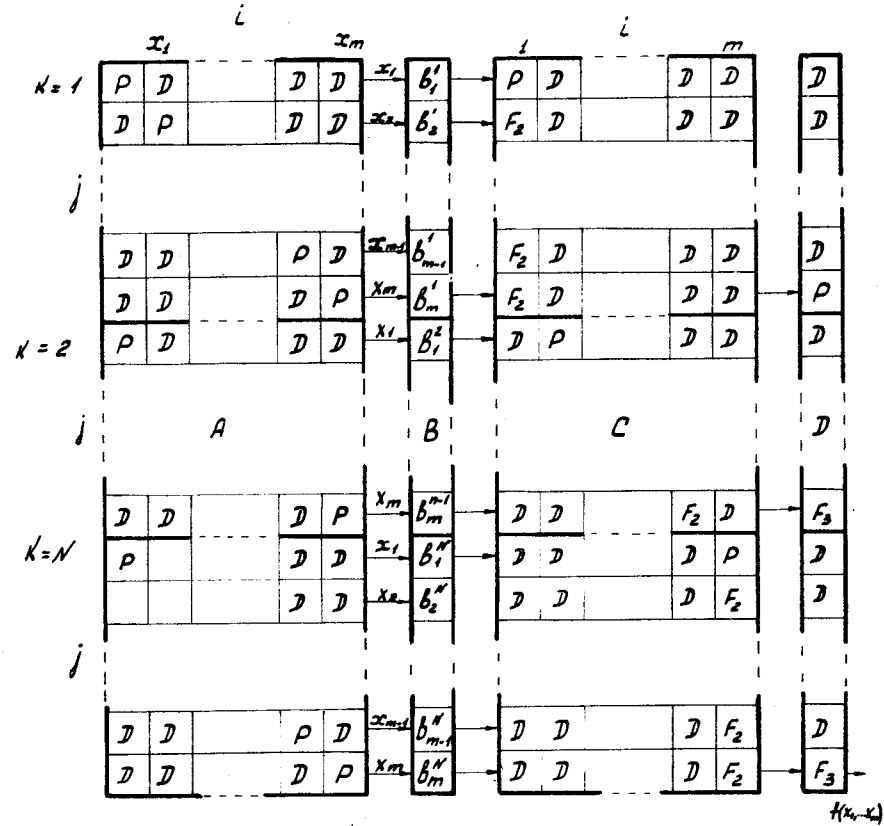
Общее число наборов 2^m обозначим через N .

Схема, реализующая функцию $f(x_1, \dots, x_m)$, может быть построена из 4-х блоков (рис. 2).

1. Входами блока A являются переменные x_1, x_2, \dots, x_m , а выходами - N наборов тех же переменных. Блок реализуется в виде решетки, у которой m столбцов и N_m строк. Каждый входной полюс x_i соединен путем только со всеми x_i выходными полюсами.

2. Блок B реализует системы наборов $x_1^{\sigma_1}, x_2^{\sigma_2}, \dots, x_m^{\sigma_m}$. Входами блока B являются выходы блока A , а выходами - наборы переменных $x_1^{\sigma_1}, x_2^{\sigma_2}, \dots, x_m^{\sigma_m}$. Блок представляет собой столбец решетки, состоящий из элементов F_1 и D общим числом Nm .

3. Блок C реализует все конъюнкции вида $x_1^{\sigma_1}, x_2^{\sigma_2}, \dots, x_m^{\sigma_m}$. Входами блока являются выходы блока B , а выходами - конъюнкции от m переменных. Блок представляет собой решетку из m



$$a_{ij}^k = D \quad b_j^k = F_1 \quad c_{ij}^k = P \text{ при } i=k, j=1 \quad d_j^k = P \text{ при } j=m, k=1$$

$$\text{при } i \neq j \quad \text{при } \sigma_j^k = 0 \quad c_{ij}^k = F_2 \text{ при } i=k, j > 1 \quad d_j^k = F_3 \text{ при } j=m, k > 1$$

$$a_{ij}^k = P \quad b_j^k = D \quad c_{ij}^k = D \text{ при } i \neq k \quad d_j^k = D \text{ при } j \neq m$$

$$\text{при } i=j \quad \text{при } \sigma_j^k = 1$$

$$(k=1, 2, \dots, N) \quad (i, j=1, 2, \dots, m)$$

Рис. 2.

столбцов и mN строк, в которой используются элементы F_2, D , и D . Выходами конъюнкций являются выходы элементов F_2 , соответствующие переменным x_m .

4. Блок D реализует дизъюнкцию всех конъюнкций. Входами блока являются выходы блока C . Блок представляет собой столбец решетки. Элементы столбца, соответствующие переменным x_m , являются элементами F_3 , а остальные - элементами D . Элемент столбца, соответствующий выходу последней конъюнкции, то есть переменной x_m в N -ом наборе, является элементом, выход которого соответствует функции $f(x_1, \dots, x_m)$.

Построение произвольной функции $f(x_1, \dots, x_m)$ в схеме из функциональных и соединительных элементов закончено, что и доказывает теорему.

СЛЕДСТВИЕ. Так как 4-полюсные функциональные и соединительные элементы могут быть получены из n -полюсных путем исключения избыточных полюсов, то теорема может быть распространена на n -полюсные элементы.

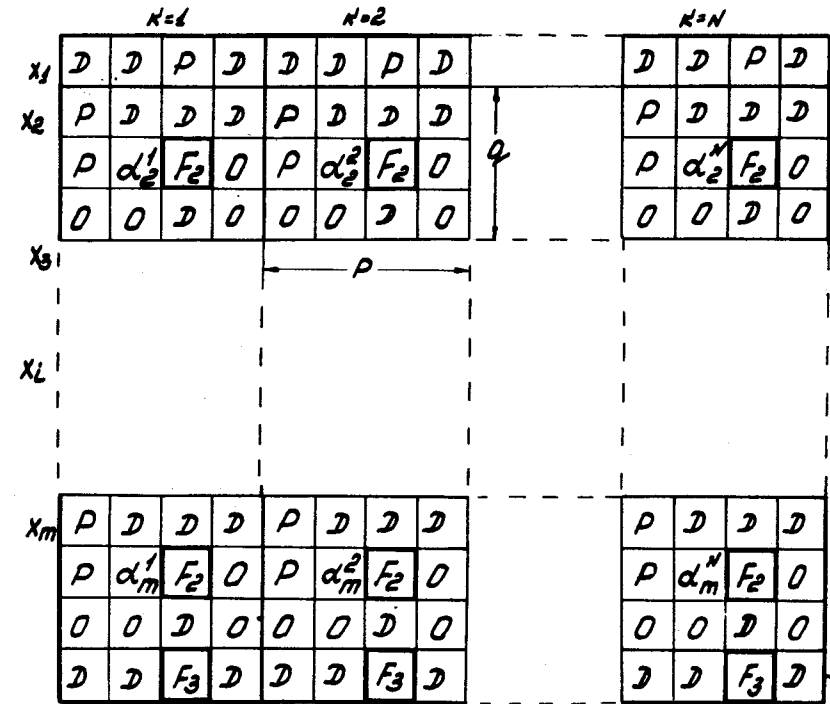
ОПРЕДЕЛЕНИЕ. Система функциональных элементов F_1, F_2, \dots, F_e и соединительных элементов S_1, S_2, \dots, S_k называется полной, если любую функцию алгебры логики можно представить в виде суперпозиции элементов F_1, F_2, \dots, F_e и S_1, S_2, \dots, S_k .

ТЕОРЕМА 4. Для того, чтобы система функциональных и соединительных элементов была полной, необходимо и достаточно, чтобы она содержала:

- 1) полную систему функциональных элементов,
- 2) полную систему соединительных элементов.

Достаточность следует непосредственно из теоремы 3. Необходимость вытекает из следующего. Если не выполняется первое условие, то, как следует из алгебры логики, нельзя реализовать любую функцию алгебры логики. Если не выполняется второе условие, то нельзя будет реализовать любой граф. Отсюда можно подобрать такую функцию, которую нельзя будет реализовать даже при соблюдении первого условия.

ТЕОРЕМА 5. Минимальная полная система функциональных и соединительных



$$\alpha_i^k = \begin{cases} F_i & \text{при } \alpha_i^k = 0 \\ D & \text{при } \alpha_i^k = 1 \end{cases}$$

$$(k = 1, 2, \dots, N)$$

$$(i = 1, 2, \dots, m)$$

Рис. 3.

ных π - полюсных симметрических элементов содержит один функциональный элемент и два соединительных элемента.

Действительно, минимальная полная система функциональных элементов содержит один элемент, например:

$$1) Z_1 = Z_2 = \bar{x}_1 \& \bar{x}_2 \quad (\text{стрелка Пирса})$$

или

$$2) Z_1 = Z_2 = \bar{x}_1 \vee \bar{x}_2 \quad (\text{штрих Шеффера})$$

То, что минимальная полная система соединительных симметрических элементов состоит из двух элементов следует из теоремы 2.

При переходе к микроминимизации стоимости функциональных и соединительных элементов становятся одинаковыми. Поэтому, при синтезе схем из функциональных и соединительных элементов следует учитывать возросшую роль соединительных элементов.

ОПРЕДЕЛЕНИЕ. Сложность в схеме S из функциональных и соединительных элементов будем называть общее число её элементов.

Пусть $L_\phi(f)$ - наименьшая из сложностей схем, реализующих функцию f (сложность простейшей схемы для функции f). Пусть $L_\phi(m) = \max L_\phi(f_i)$. Максимум берется по всем функциям $f_i(x_1, \dots, x_m)$ от m аргументов, то есть $L_\phi(m)$ есть наименьшее число элементов, достаточное для реализации любой функции от m аргументов x_1, \dots, x_m .

Рассмотрим некоторые методы синтеза из функциональных и соединительных элементов, реализующих функции алгебры логики $f(x_1, \dots, x_m)$, и оценим сложность этих схем при $m \rightarrow \infty$, как это делается для схем из функциональных элементов [II], [I2].

1⁰. Моделирование с. д. н. ф. (3). Схема реализации функции $f(x_1, \dots, x_m)$, исходя из её с.д.н.ф., представлена на рис. 3. Для простоты рассмотрим случай реализации $f(x_1, \dots, x_m)$ схемой из 4-полюсных элементов F_1, F_2, F_3, P, D и 0. Элемент α_i^k заменяется либо на F_1 при $e_i^k = 0$, либо на D при $e_i^k = 1$. Тогда

$$L_1(f) < pq(m-1)N + 2p \cdot N, \quad (4)$$

где p и q определяют количество элементов в стандартном блоке.

При $m \rightarrow \infty$ очевидно неравенство:

$$L_1(f) < pqm2^m [1 + o(1)]. \quad (5)$$

Эта оценка может быть улучшена, если учесть, что либо сама функция f , либо её отрицание \bar{f} имеет с.д.н.ф. с числом конъюнктивных членов $\leq \frac{2^m}{2}$. Моделирование f или \bar{f} с меньшим числом членов с.д.н.ф. и применение операции отрицания снижает оценку (5) вдвое:

$$L_1(f) < \frac{pqm2^m}{2} [1 + o(1)]. \quad (6)$$

2⁰. В методе I⁰ основное количество элементов приходится на формирование всех конъюнкций вида $x_1^{e_1^k} \dots x_m^{e_m^k}$.

Это количество может быть уменьшено, если каждую конъюнкцию представить в виде

$$x_1^{e_1^k} \dots x_m^{e_m^k} = (x_1^{e_1^k} \dots x_{m/2}^{e_{m/2}^k}) (x_{m/2+1}^{e_{m/2+1}^k} \dots x_m^{e_m^k}) \quad (7)$$

и реализовать каждое выражение в скобках отдельной схемой. Тогда затраты элементов на эти схемы не превысят

$$pqm2^{m/2}.$$

Для получения полных конъюнкций понадобятся ещё не более чем $pq2^m$ элементов (рис. 4). При реализации функции $f(x_1, \dots, x_m)$ таким способом

$$L_2(f) = pqm2^{m/2} + pq2^m \quad (8)$$

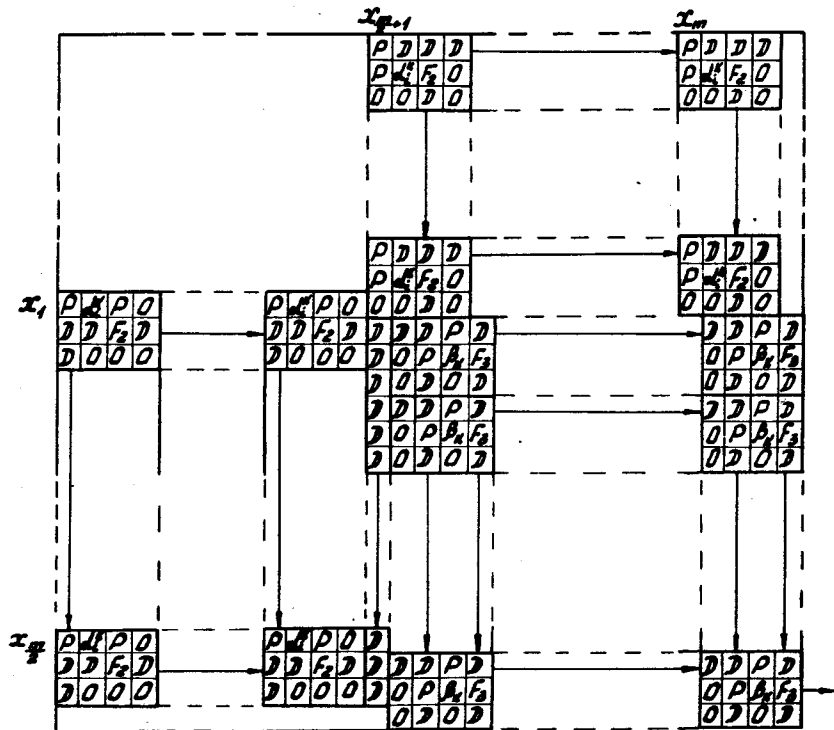
и при $m \rightarrow \infty$

$$L_2(f) = pq \cdot 2^m [1 + o(1)]. \quad (9)$$

Метод построения функции очевиден из рис. 4 и не требует дополнительных пояснений. Обозначения здесь те же, что и в I⁰. Элемент β_k заменяется либо на F_2 для случая, когда $f(e_1^k, \dots, e_m^k) = 1$ либо на 0, когда $f(e_1^k, \dots, e_m^k) = 0$.

3⁰. Методы Шеннона и Лупанова, дающие лучшие оценки при построении функции алгебры логики из функциональных элементов, существенно используют следующие положения:

1) Функциональные элементы могут соединяться каналами неограниченной длины.



$$\alpha_i^k = \begin{cases} D & \text{при } G_i^k = 1 \\ F_1 & \text{при } G_i^k = 0 \end{cases} \quad \beta_k = \begin{cases} F_2 & \text{при } f(G_1^k, \dots, G_m^k) = 1 \\ 0 & \text{при } f(G_1^k, \dots, G_m^k) = 0 \end{cases}$$

Рис. 4.

2) Один и тот же выход элемента может подключаться к неограниченному количеству входов других элементов.

В нашем случае ни одно из указанных положений не имеет места, что не позволяет применять эти оценки для схем из функциональных и соединительных элементов.

Можно высказать предположение, что оценка сложности схем из функциональных и соединительных элементов

$$L(f) < c2^m [1 + o(1)] \quad (10)$$

не может быть существенно улучшена.

§ 4. Схемы из элементарных автоматов и соединительных элементов

В этом параграфе нам потребуются некоторые сведения из теории цифровых автоматов (см. [2], [3]).

При изучении конструкции автомата используется понятие схемы, которая предназначена для описания того, каким образом данный сложный автомат построен из не подлежащих дальнейшему расчленению элементарных автоматов, или просто из элементов.

Каждый элемент определяется заданием:

- 1) ячейки, употребляющей внутренний алфавит Q ;
- 2) m входных каналов, употребляющих входные алфавиты $x_m (m=0, 1, 2, \dots)$;
- 3) n выходных каналов, употребляющих выходные алфавиты $z_n (n=1, 2, 3, \dots)$;
- 4) системы канонических уравнений:

$$z_1(t) = \varphi_1 [x_1(t), x_2(t), \dots, x_m(t), q(t)] \quad (11)$$

$$\dots \dots \dots$$

$$z_n(t) = \varphi_n [x_1(t), x_2(t), \dots, x_m(t), q(t)]$$

$$q(t+1) = \psi [x_1(t), x_2(t), \dots, x_m(t), q(t)] .$$

Функции $x_i(t), z_j(t), q(t)$ принимают значения, соответственно, из алфавитов X_i, Z_j и Q .

Концы каналов, не примыкающие к ячейке, называются полюсами элемента (соответственно, входными и выходными).

Схемой над множеством элементов $\{M_i\}$ называется любой набор элементов из $\{M_i\}$, для которых указано, какие их полюса считаются отождествленными, причем отождествлять можно лишь

такие полюса, к которым отнесен один и тот же алфавит.

Представляет интерес изучение класса схем, так называемых логических сетей, определяемых индуктивно следующим образом.

1. Всякий элемент из данного множества элементов $\{m_i\}$ является логической сетью над $\{m_i\}$.

2. Совокупность двух логических сетей без общих полюсов есть логическая сеть.

3. В результате отождествления двух входных полюсов логической сети получается логическая сеть.

4. В результате отождествления выходного полюса Z_i логической сети с таким её входным полюсом x_j , которому Z_i не подчинен, получается логическая сеть.

5. Других логических сетей не существует.

Неподчиненность полюса Z_i полюсу x_j означает, что выход $Z_i(t)$ не зависит от входа $x_j(t)$.

Любая логическая сеть может быть построена при наличии элементов, реализующих полную систему функций алгебры логики (истинностно-полные элементы) и элемента задержки. Будем называть эти элементы в дальнейшем элементарными автоматами. Другими словами, любой конечный автомат может быть реализован из элементов, реализующих полную систему функций алгебры логики и элемента задержки.

Нас будут интересовать вопросы реализации логической сети не только из элементарных автоматов, но и соединительных элементов.

Пусть дан элемент решетки \mathcal{G} с числом сторон (граней) n , где n принимает значения 4, 6 (6, 8, 12, 12, 14).

Пусть $a_1, a_2, \dots, a_{n/2}$ - стороны (грani) элемента решетки и $a'_1, a'_2, \dots, a'_{n/2}$ - соответственно, противоположные им стороны (грani). Пусть дано множество элементов задержки $\{m_i\}$, реализующих задержку одной буквы на единицу времени; их канонические уравнения имеют вид:

$$\begin{aligned} Z_1(t) &= q_1(t), & q_1(t+1) &= x_1(t); \\ Z_2(t) &= q_2(t), & q_2(t+1) &= x_2(t); \\ &\dots & \dots & \dots \\ Z_{n/2}(t) &= q_{n/2}(t), & q_{n/2}(t+1) &= x_{n/2}(t). \end{aligned} \quad (I2)$$

Поставим в соответствие элементу решетки \mathcal{G} функции задержки таким образом, что сторонам (граням) элемента $a_1, a_2, \dots, a_{n/2}$ будут соответствовать переменные $x_1, x_2, \dots, x_{n/2}$, а сторонам (граням) $a'_1, a'_2, \dots, a'_{n/2}$ - $-Z_1, -Z_2, \dots, -Z_{n/2}$.

Элемент решетки с поставленной ему в соответствие функцией задержки будем называть элементарным автоматом, а его стороны (грani) будем называть полюсами элемента. Как и у соединительных элементов, будем различать противоположные, соседние и K_i - кратные полюса.

Аналогично определенные в § 3 функциональные элементы будем называть истинностными элементами или более общим наименованием - элементарными автоматами.

Схемой из n - полюсных элементарных автоматов и соединительных элементов называется решетка, в которой

1) элементами являются n - полюсные соединительные элементы и элементарные автоматы;

2) выделено некоторое подмножество полюсов решетки, называемых входными и выходными полюсами схемы;

3) множеству входных полюсов поставлен в соответствие входной алфавит x , множеству выходных полюсов поставлен в соответствие выходной алфавит Z ;

4) при построении решетки из указанных элементов соблюдаются правила построения логической сети и схем из соединительных элементов.

ТЕОРЕМА 6. Каждый конечный автомат может быть реализован схемой из n - полюсных соединительных элементов и элементарных автоматов.

Пусть дана полная система функциональных элементов, элемент задержки и полная система соединительных элементов. Требуется построить конечный автомат, заданный системой уравнений (I3).

$$\begin{aligned} Z_1(t) &= \varphi_1[x_1(t), \dots, x_m(t), q_1(t), \dots, q_k(t)] \\ &\dots \\ Z_n(t) &= \varphi_n[x_1(t), \dots, x_m(t), q_1(t), \dots, q_k(t)] \\ q_1(t+1) &= \psi_1[x_1(t), \dots, x_m(t), q_1(t), \dots, q_k(t)] \\ &\dots \\ q_k(t+1) &= \psi_k[x_1(t), \dots, x_m(t), q_1(t), \dots, q_k(t)]. \end{aligned} \quad (I3)$$

Здесь $x_1(t), \dots, x_m(t), z_1(t), \dots, z_n(t), q_1(t), \dots, q_k(t)$ двоичные переменные, а $\varphi_1, \dots, \varphi_n, \psi_1, \dots, \psi_k$ представляют собой функции алгебры логики.

Схема из элементарных автоматов и соединительных элементов, реализующая систему уравнений (13), состоит из блоков A, B, C, D (рис. 5).

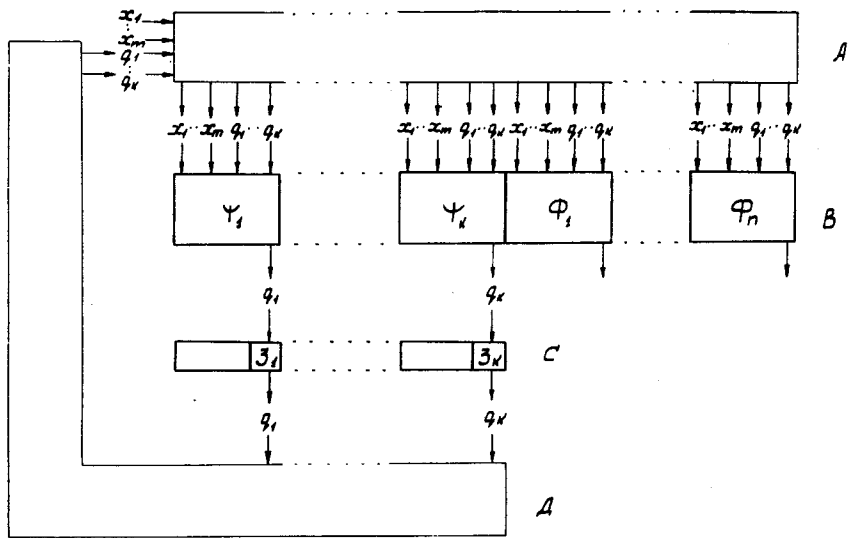


Рис. 5.

1. В блоке A полюса, соответствующие входным переменным x_1, x_2, \dots, x_m и q_1, \dots, q_k отождествляются с выходными полюсами таким образом, что x_i входной полюс отождествлен со всеми $n+k$ выходными x_i полюсами, а q_j входной полюс с $n+k$ выходными полюсами q_j . Блок A может быть реализован из соединительных элементов. В соответствии с правилами построения схем из соединительных элементов.

2. В блоке B реализуются функции алгебры логики $\psi_1, \dots, \psi_k, \varphi_1, \dots, \varphi_n$. Блок B может быть реализован схемой из соединительных и функциональных элементов.

3. В блоке C реализуются задержки на один такт каждой

из входных переменных q_j . Задержка на один такт q_j переменной осуществляется с помощью элементарного автомата задержки Z_j .

4. В блоке D входной полюс q_j отождествляется с выходным полюсом q_j . Блок D может быть реализован схемой из соединительных элементов.

Построение произвольного конечного автомата в схеме из элементарных автоматов и соединительных элементов закончено, что и доказывает теорему.

ОПРЕДЕЛЕНИЕ. Будем говорить, что система элементарных автоматов $\mathcal{M}_1, \dots, \mathcal{M}_k$ и соединительных элементов S_1, \dots, S_k является **полной**, если для любого конечного автомата существует логическая сеть, реализуемая схемой из элементарных автоматов и соединительных элементов.

ТЕОРЕМА 7. Минимальная полная система n -полюсных элементарных автоматов и n -полюсных симметрических соединительных элементов содержит один n -полюсный элементарный автомат и два симметрических n -полюсных соединительных элемента.

Доказательство следует из справедливости теоремы 2 и того факта, что может быть задан элементарный автомат, описываемый функциями, образующими полную систему

$$\bar{X}_1(t) \vee \bar{X}_2(t) = Z_1(t); Z_2(t) = q(t); q(t+1) = Z_1(t) \quad (14)$$

для случая $n = 4$

или

$$\bar{X}_1(t) \vee \bar{X}_2(t) \vee \dots \vee \bar{X}_{n/2}(t) = Z_1(t) = Z_2(t) = \dots = Z_{n/2-1}(t); \quad (15)$$

$$Z_{n/2}(t) = q(t); q(t+1) = Z_{n/2-1}(t)$$

для случая n - полюсника.

§ 5. Схемы из элементов вычислительной среды

В предыдущих параграфах исследовались схемы с фиксированной структурой. Другими словами, функции, реализуемые элементами схем, и соединения между элементами остаются всегда неизменными.

Представляет большой интерес исследование схем, построенных на основе вычислительных сред с переменной структурой. Эта вычислительная среда состоит из универсальных элементов, каждый из которых реализует полную систему функций алгебры логики, задержку сигнала и полную систему функций соединений с другими элементами и обладает возможностью настройки элементов на выполнение указанных функций.

Дадим формальное определение схемы из элементов вычислительной среды.

Пусть некоторый конечный автомат A определяется заданием:

1) множества реализуемых им элементарных автоматов

$\mathcal{M}_1, \dots, \mathcal{M}_\ell \in \mathcal{M}$, которые образуют функциональную полную систему и каждый из которых обладает $q_j \omega_j$ - внутренними состояниями ($\omega_j \geq 2$);

2) множества реализуемых им соединительных элементов

$S_e, \dots, S_{e+k} \in \mathcal{S}$, образующих полную систему соединений;

3) множества состояний реализации P_1, \dots, P_r ($r = \ell + k$).

В каждом из состояний P_j автомат A реализует либо элементарный автомат \mathcal{M}_j ($j=1, \dots, \ell$) либо соединительный элемент

$$S_i \quad (i = \ell + 1, \dots, \ell + k);$$

4) множества входных и выходных каналов первого типа

x_1, \dots, x_m и z_1, \dots, z_m , соответственно. (Входные x_{j1}, \dots, x_{jm} и выходные z_{j1}, \dots, z_{jm} каналы у всех элементарных автоматов $\mathcal{M}_j \in \mathcal{M}$ и соединительных элементов $S_i \in \mathcal{S}$ отождествлены с соответствующими входными и выходными каналами первого типа автомата A);

5) множества входных и выходных каналов второго типа

y_1, \dots, y_g и u_1, \dots, u_g , соответственно;

6) систем канонических уравнений для каждого элементарного автомата \mathcal{M}_j :

$$\begin{aligned} z_{j1}(t) &= \mathcal{M}_{j1}[x_{j1}(t), \dots, x_{jm}(t), q_j(t)], \\ &\dots \dots \dots \end{aligned} \quad (16)$$

$$\begin{aligned} z_{jm}(t) &= \mathcal{M}_{jm}[x_{j1}(t), \dots, x_{jm}(t), q_j(t)], \\ q_j(t+1) &= \psi_j[x_{j1}(t), \dots, x_{jm}(t), q_j(t)]; \end{aligned}$$

7) систем канонических уравнений для каждого соединительного элемента S_i :

$$\begin{aligned} z_{i1}(t) &= S_{i1}[x_{i1}(t), \dots, x_{im}(t)], \\ &\dots \dots \dots \\ z_{im}(t) &= S_{im}[x_{i1}(t), \dots, x_{im}(t)]; \end{aligned} \quad (17)$$

8) систем канонических уравнений для каждого состояния реализации P_j :

$$\begin{aligned} x_{j1}(t) &= \eta[x_1(t), P_j(t)], \\ &\dots \dots \dots \\ x_{jm}(t) &= \eta[x_m(t), P_j(t)], \\ z_1(t) &= \xi[z_{j1}(t), P_j(t)], \\ &\dots \dots \dots \\ z_m(t) &= \xi[z_{jm}(t), P_j(t)]; \end{aligned} \quad (18)$$

9) систем канонических уравнений для изменения состояний реализации:

$$\begin{aligned} u_1(t) &= f_1[y_1(t), \dots, y_g(t), P(t)], \\ &\dots \dots \dots \\ u_g(t) &= f_g[y_1(t), \dots, y_g(t), P(t)], \\ P(t+1) &= \varphi[y_1(t), \dots, y_g(t), P(t)], \end{aligned} \quad (19)$$

где $P(t)$ определено на множестве P_1, \dots, P_r .

Пусть дан элемент решетки \mathcal{G} с числом сторон (граней) r . Поставим в соответствие элементу решетки \mathcal{G} конечный автомат A , как и в предыдущих параграфах в случаях схем из соединительных элементов, функциональных и соединительных элементов, элементарных автоматов и соединительных элементов. При этом должно соблюдаться следующее соотношение:

$$m + g \leq \sum_{i=1}^{i=\frac{r}{2}} K_i, \quad (20)$$

где K_i соответствует числу частей, на которые разбивается i -я сторона (грань) элемента решетки.

Автомат A , поставленный в соответствие элементу решетки, называется автоматом, реализуемым этим элементом. Элемент решетки с поставленным ему в соответствие автоматом A будем называть элементом вычислительной среды, его стороны (грани), которым поставлены в соответствие входные и выходные каналы автомата A , будем называть полюсами элемента вычислительной среды, и для случая, когда $K_i > 1$ — K_i - кратными полюсами, а решетку, состоящую из элементов вычислительной среды, у которой в элементах, имеющих общие стороны (грани), отождествлены соответствующие друг другу полюсы, будем называть схемой из элементов вычислительной среды.

Системы уравнений (18), (19) описывают процесс настройки элемента вычислительной среды либо на выполнение одной из заданных функций M_1, \dots, M_ℓ , либо на выполнение одного из типов соединений S_{e+1}, \dots, S_{e+k} . Полюса y_1, \dots, y_g используются для подачи сигналов на входы элемента. В зависимости от комбинации сигналов, подаваемых на входы, элемент переходит в одно из возможных состояний, определяющих тип функции или тип соединения.

Полюса u_1, \dots, u_g используются для передачи сигналов настройки на входные полюса y_1, \dots, y_g соседних элементов. Вид функций f_1, \dots, f_g и φ зависит от принятого конкретного способа организации настройки вычислительной среды. Настройка производится дискретными тактами $t = 1, 2, 3, \dots$

Система уравнений (16) описывает функции, реализуемые элементом вычислительной среды.

Функция M_j реализуется элементом вычислительной среды при условии, что $P(t) = P_j$ ($j \leq \ell$), то есть элемент находится в состоянии, соответствующем настройке элемента на функцию M_j . При этом полюса, соответствующие переменным $x_1(t), \dots, x_m(t)$, являются входными, а $z_1(t), \dots, z_m(t)$ - выходными. Работа элемента, реализующего функцию M_j , происходит дискретными тактами $t = 1, 2, 3, \dots$, каждому из которых соответствует вполне определенное состояние $q_j \omega_j$.

Система уравнений (17) описывает типы соединений, реализуемые элементом вычислительной среды. Тип соединений S_i реализуется элементом вычислительной среды при условии, что $P(t) = p_i$ ($i > \ell$), т.е. элемент находится в состоянии, соответствующем настройке элемента на S_i . При этом полюса, соответствующие переменным $x_1(t), \dots, x_m(t)$ и $z_1(t), \dots, z_m(t)$ являются полюсами соединительного элемента S_i .

ТЕОРЕМА 8. Каждая схема из соединительных элементов, из соединительных и функциональных элементов, из элементарных автоматов и соединительных элементов может быть реализована схемой из n - полюсных K_i - кратных элементов вычислительной среды ($n \geq 4$).

Действительно, элемент вычислительной среды реализует полную систему соединительных элементов, полную систему функ-

циональных элементов, полную систему элементарных автоматов, Тогда доказательство теоремы следует из справедливости теорем 1, 3 и 6.

ОПРЕДЕЛЕНИЕ. Система элементов вычислительной среды ℓ_1, \dots, ℓ_s называется полной, если любой граф, любую функцию алгебры логики, любой конечный автомат можно представить в виде суперпозиции элементов ℓ_1, \dots, ℓ_s .

ТЕОРЕМА 9. Минимальная полная система n - полюсных K_i - кратных элементов вычислительной среды содержит один элемент.

Доказательство следует из того факта, что может быть задан элемент вычислительной среды, описываемый уравнениями (16) - (19).

СЛЕДСТВИЕ 1. Из теоремы 7 следует, что минимальное число состояний реализации $r_{min} = \ell_{min} + k_{min} = 3$ при $\ell_{min} = 1$, $k_{min} = 2$.

СЛЕДСТВИЕ 2. Минимальное общее число состояний R элемента среды

$$R_{min} = \sum_{j=1}^{\ell_{min}} q_j \omega_j + k_{min} = 4, \quad \text{так как}$$

$$\ell_{min} = 1, \quad \omega_j = 2, \quad k_{min} = 2.$$

Приведем в качестве простейшего примера построение элемента вычислительной среды из обычных и двухобмоточных поляризованных реле. Для простоты будем полагать, что нам требуется построить 4-полюсный трехкратный элемент вычислительной среды (рис. 6).

На рис. 6 W_1, W_2, W_3, W_4 - двухобмоточные поляризованные реле, используемые для задания настройки элемента. Реле V , используемое в качестве функционального элемента, является обычным неполяризованным реле.

Процесс работы данного элемента вычислительной среды может быть описан уравнениями:

$$\left. \begin{aligned} Z_1(t) &= x_1(t) \& \bar{v}(t) \\ Z_2(t) &= x_1(t) \& \bar{v}(t) \& \omega_3 \\ V(t+1) &= x_2(t) \& \omega_4 \end{aligned} \right\} \quad (21)$$

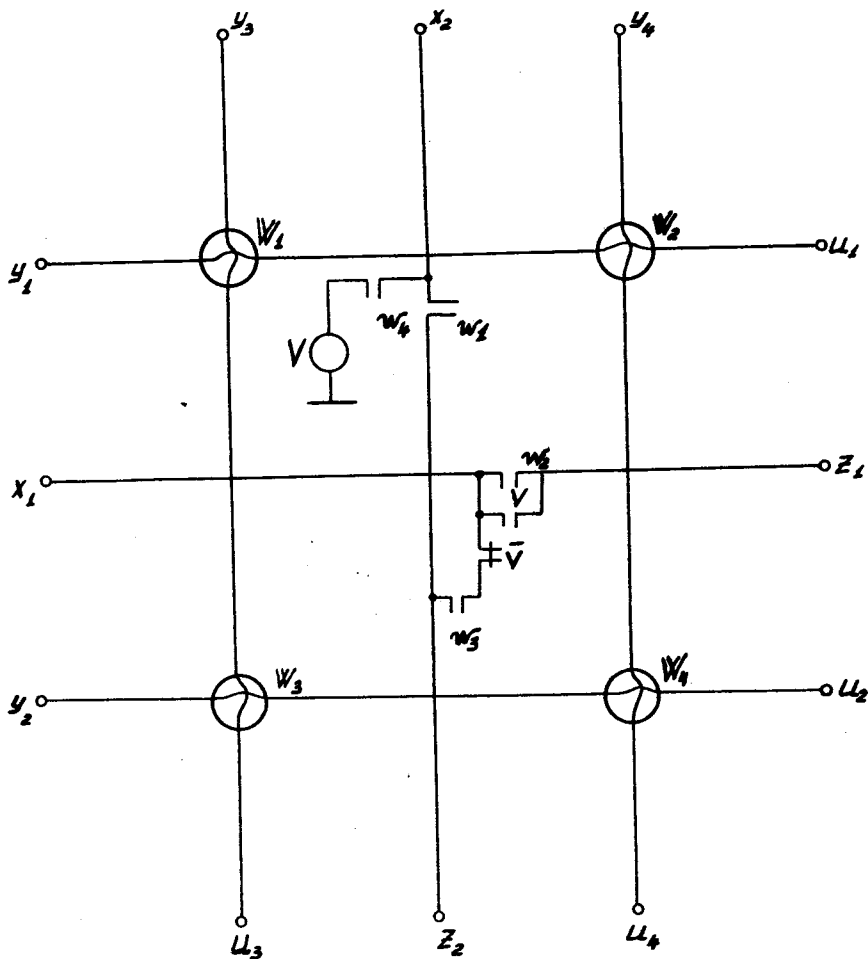


Рис. 6.

$$\left. \begin{aligned} z_1(t) &= [x_1(t) \& \bar{w}_2] \vee [x_2(t) \& \bar{w}_1 \& \bar{w}_3 \& \bar{v} \& \bar{w}_2] \vee \\ &\quad \vee [z_2(t) \& \bar{w}_3 \& \bar{v} \& \bar{w}_2] \\ z_2(t) &= [x_1(t) \& \bar{v} \& \bar{w}_3] \vee [x_2(t) \& \bar{w}_1] \vee [z_1(t) \& \bar{w}_2 \& \bar{v} \& \bar{w}_3] \\ x_1(t) &= [x_2(t) \& \bar{w}_1 \& \bar{w}_3 \& \bar{v}] \vee [z_1(t) \& \bar{w}_2] \vee [z_2(t) \& \bar{w}_3 \& \bar{v}] \\ x_2(t) &= [x_1(t) \& \bar{v} \& \bar{w}_3 \& \bar{w}_1] \vee [z_1(t) \& \bar{w}_2 \& \bar{v} \& \bar{w}_3 \& \bar{w}_1] \vee \\ &\quad \vee [z_2(t) \& \bar{w}_1] \end{aligned} \right\} (22)$$

$$u_1(t) = y_1(t)$$

$$u_2(t) = y_2(t)$$

$$u_3(t) = y_3(t)$$

$$u_4(t) = y_4(t)$$

(23)

$$w_1(t+1) = y_1(t) \& y_3(t)$$

$$w_2(t+1) = y_1(t) \& y_4(t)$$

$$w_3(t+1) = y_2(t) \& y_3(t)$$

$$w_4(t+1) = y_2(t) \& y_4(t),$$

где w_1, w_2, w_3, w_4 - нормально разомкнутые контакты реле W_1, W_2, W_3, W_4 , соответственно;

v и \bar{v} - контакты реле V нормально разомкнутый и нормально замкнутый, соответственно.

Уравнения (21) описывают работу элемента вычислительной среды в качестве функционального. Функциональный элемент выполнен на реле V . С помощью реле, как известно, можно реализовать функциональную полную систему элементарных автоматов. Уравнения (22) описывают работу элемента вычислительной среды в качестве симметрических соединительных элементов. При этом $x_1(t), x_2(t), z_1(t)$ и $z_2(t)$ могут служить как входами, так и выходами элемента. Набор возможных вариантов задания соединительных элементов является полным. Действительно, при $\bar{w}_1, \bar{w}_2, \bar{w}_3, \bar{w}_4$ образуется соединительный элемент O , при w_1, w_2, w_3, w_4 — P , при $w_1, w_2, \bar{w}_3, \bar{w}_4$ — D .

Уравнения (23) описывают процесс настройки элемента вычислительной среды на работу в качестве функционального или соединительного элементов.

Из рассмотренных свойств элемента вычислительной среды с переменной структурой видно, что он сочетает в себе как функциональное устройство, реализующее функции элементарных автоматов, функции коммутации, так и устройство настройки, которое при подаче на входы элемента определенной комбинации сигналов воспринимает информацию об изменении функционального состояния. Иными словами вычислительная среда с переменной структурой должна содержать адреса элементов, функциональное состояние которых подлежит изменению, и информацию, характеризующую это изменение.

§ 6. Настройка вычислительной среды

Настройка вычислительной среды заключается в следующем. Пусть имеется вычислительная среда из L элементов, расположенных в κ -мерной системе координат ($\kappa = 1, 2, 3$). Каждый элемент имеет память, в которой запоминается одно из τ возможных состояний реализации элемента ($\tau \geq 3$). Вне вычислительной среды (или данного её участка) программируется настройка её элементов, при этом программа настройки содержит информацию о состоянии реализации, в которое должен быть переведен каждый настраиваемый элемент.

Настройка сводится к передаче информации, содержащейся в программе, в памяти соответствующих элементов. Способы настройки можно разделить на два основных типа:

- 1) Настройка с фиксированной структурой,
- 2) Настройка с переменной структурой.

Под первой будем понимать схемы, которые не могут быть изменены программно. Под второй — схемы настройки, которые могут изменяться программным путем.

1°. Схемы настройки вычислительной среды с фиксированной структурой аналогичны существующим схемам запоминающих устройств. Как и у последних, имеются шины выборки элемента по заданному адресу и шины для передачи кода информации. Могут применяться как схемы с произвольной выборкой, например координатные, так и схемы с упорядоченной выборкой типа шагового накопителя, когда ячейки памяти элементов соединяются в цепочку.

На каждом шаге i -й элемент цепочки переходит в состояние $(i - 1)$ -го элемента, а $(i + 1)$ -й элемент в состояние i -го. Как число координат, так и число таких цепочек может быть произвольным.

В качестве примера рассмотрим схему настройки с двухкоординатной выборкой элементов и двухкоординатным заданием кода настройки рис. 7. В этом случае для выбора элемента на входы $a_1, \dots, a_n, v_1, \dots, v_m$ подаются сигналы в одну из шин a_i и в одну из шин v_j . При этом выбирается элемент, который находится на пересечении шин a_i и v_j . Число шин для выборки элемента при этом равно $n+m$. Очевидно, что число выбираемых элементов $L \leq n+m$. Код настройки подается по шинам $c_1, \dots, c_s, d_1, \dots, d_p$ общим для всех элементов. В каждый момент времени подаются сигналы в одну из шин c_1, \dots, c_s и в одну из шин d_1, \dots, d_p . Число шин равно $s+p, s \cdot p = \tau$. При этом выборка элемента и передача кода настройки осуществляется за 1 такт. Число шин может быть уменьшено, если передавать информацию последовательным двоичным кодом за $\log_2 \tau$ тактов. В этом случае $s \cdot p = \log_2 \tau$.

На рис. 7 шины $a_1, \dots, a_n, v_1, \dots, v_m, c_1, \dots, c_s$ и d_1, \dots, d_p соответствуют входам и выходам второго типа $y_1, \dots, y_g, u_1, \dots, u_g$ (§ 5).

В качестве второго примера рассмотрим схему с упорядоченной выборкой (рис. 8). Памяти состояний реализации R элементов среды (или части элементов) соединяются в цепочку. Первый элемент цепочки получает информацию извне. На каждом шаге по шине a_0 поступает импульс, отпирающий вентили между соседними элементами, в результате происходит передача содержимого памяти от каждого i -го элемента в $(i + 1)$ -й. Число шин a_1, \dots, a_n при кодировании информации двоичным кодом равно $\log_2 \tau$.

Схемы с упорядоченной выборкой проще схем с произвольной выборкой: у них меньше шин и более простая структура элементов. Эти схемы удобны, когда надо перенастраивать все элементы среды. При этом время настройки будет тем же или меньше, чем у координатных схем, и пропорционально общему числу элементов среды L .

При настройке только части элементов оказывается более удобным координатный способ, при котором время настройки пропорционально числу настраиваемых элементов среды.

Общим недостатком указанных способов настройки является

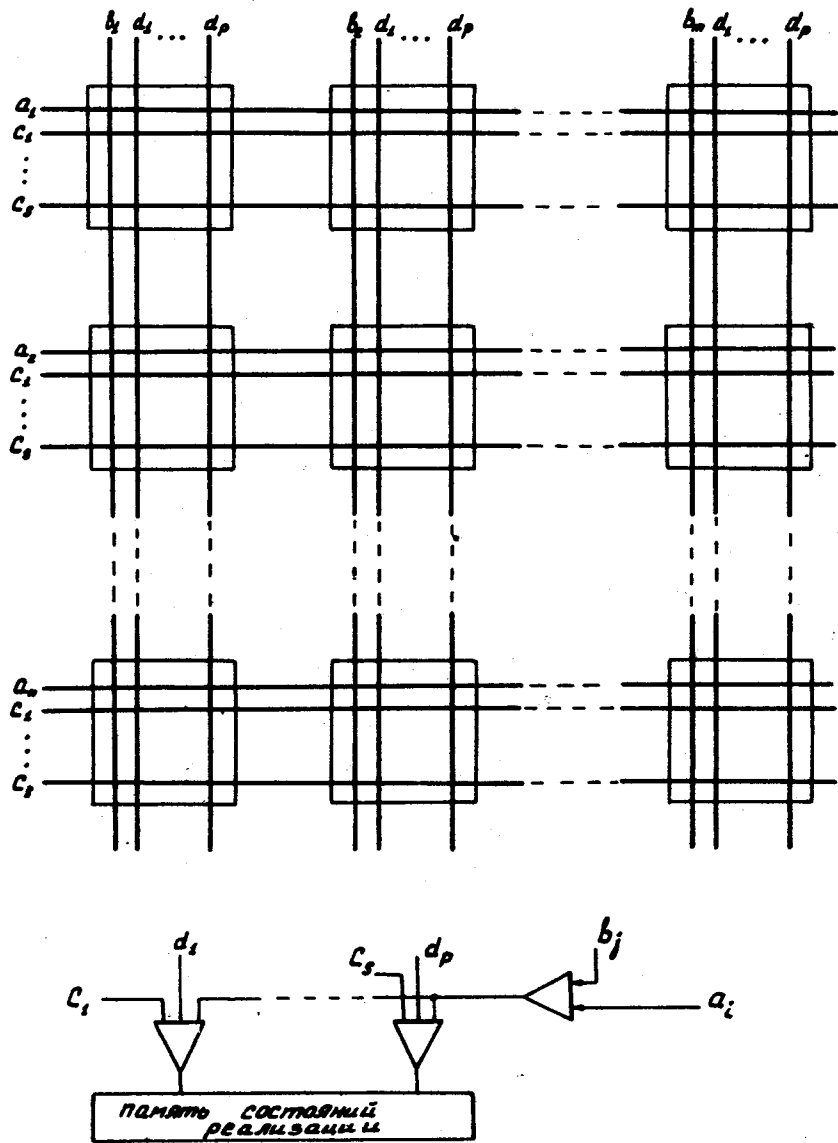


Рис. 7.

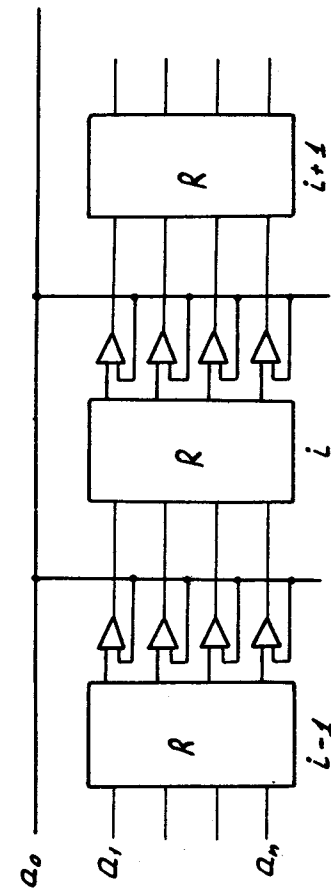


Рис. 8.

их невысокая надежность. При выходе любой шины нормальная работа этих схем нарушается, а при упорядоченной выборке нормальная работа нарушается даже при выходе из строя хотя бы одного из элементов. Выход из строя шины приводит к тому, что выпадает группа элементов, через которые проходит данная шина, либо группа состояний реализации. Выход из строя элемента при координатном способе мало сказывается на возможностях среды, так как при этом могут исключаться из работы только его ближайшие соседи. При упорядоченной выборке полный выход элемента из строя вызывает полную или частичную потерю способности среды к настройке.

Следует учесть, что вычислительные среды будут в основном применяться в микроминиатюрных конструкциях, которые, как правило, не ремонтируются.

К повышению надежности схем настройки можно идти двояким путем: строить либо избыточные схемы, либо схемы с переменной структурой.

2⁰. В схемах настройки с переменной структурой при появлении какой-либо неисправности должна быть предусмотрена возможность такой перестройки структуры схемы, которая локализовала бы влияние этой неисправности в небольшой области. Возникновение неисправности должно приводить только к некоторому уменьшению общего числа элементов вычислительной среды при сохранении всех основных свойств среды.

Ограничимся рассмотрением таких схем с переменной структурой, при которых неисправность одиночного элемента среды локализуется перенастройкой только его ближайших соседей.

Один из примеров схемы настройки с переменной структурой приведен в работе [1]. В этой схеме все элементы представляются расположенными в виде схемы информационного дерева. Для каждого элемента указывается его предшественник, от которого он получает настроечную информацию, и два элемента, следующих за ним. В каждом элементе имеется триггер выбора направления, указывающий, какому из двух последующих элементов должна быть передана настроечная информация. Более общий случай показан на рис. 9.

Каждый элемент двумерной вычислительной среды с координатами (i, j) может получать и передавать настроечную информацию любому из четырех своих соседей. Для простоты предшествующий элемент обозначается индексом K , последующий — индексом ℓ . Оба индекса принимают значения 1, 2, 3, 4, обознача-

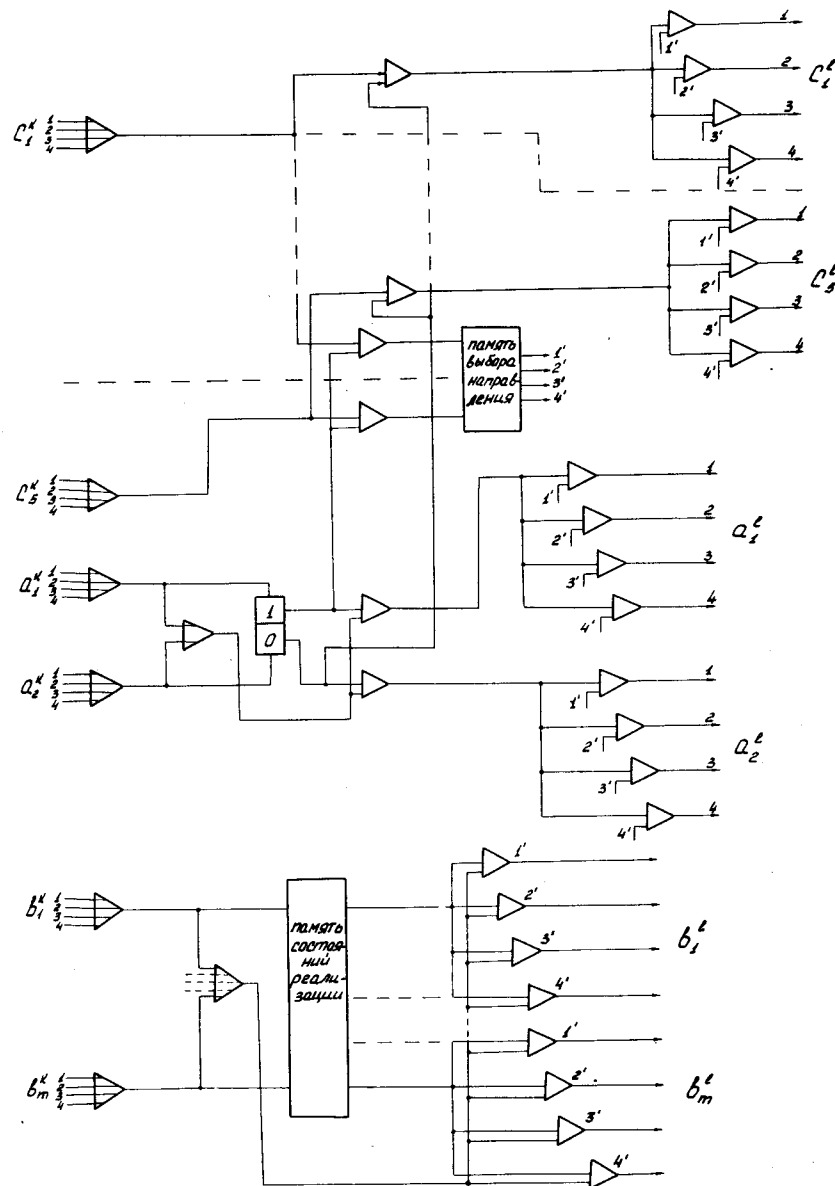


Рис. 9.

щие соответственно соседней элемента (i, j) :

$$(i, j-1), (i-1, j), (i, j+1), (i+1, j).$$

В каждом элементе, кроме памяти состояний реализации, содержится память выбора направления, имеющая 5 состояний, из которых одно нулевое, а каждое из 4 остальных соответствует выбору одного из 4-х последующих элементов. Состояние этой памяти изменяется программно, когда триггер активности возбужден (находится в состоянии I). В каждый данный момент в состоянии возбуждения может находиться триггер только одного из элементов среды (или участка среды). Состояние возбуждения последовательно передается от предшествующего элемента к последующему. Все элементы среды от первого, соединенного с внешним источником информации, до последнего (L -го) образуют цепочку. На первом шаге возбуждается триггер первого элемента среды, соединенного с внешним источником информации (шины A). В память выбора направления засылается информация, определяющая второй элемент цепи (шины C). В память состояний реализации засылается код настройки для последнего (L -го) элемента среды. На втором шаге возбуждается триггер активности второго элемента, выбор которого обусловлен содержимым памяти выбора направления. Триггер активности первого элемента переходит в состояние "0" и отпирает каналы C_1, \dots, C_5 для передачи информации о выборе направления в последующие элементы. Когда состояние возбуждения триггера активности доходит до элемента (i, j) , то он оказывается соединенным цепочкой из предшествующих ему элементов с источником внешней информации. Поступающая от этого источника на входы C_1^i, \dots, C_5^i информация запоминается в памяти выбора направления, которая в свою очередь отпирает путь к одному из соседей. Одновременно с этим в память состояний реализации поступает код настройки L -го элемента. Через L шагов, когда состояние активности достигает последнего элемента среды (или того элемента, на котором хотят закончить настройку), настройка заканчивается подачей сигнала в шину C_5 . В данной схеме коды настройки передаются аналогично схеме шагового накопителя.

Нетрудно видеть, что указанная схема позволяет произвольно изменять конфигурацию путей передачи информации, что дает возможность локализовать любую неисправность в элементе или совокупности элементов. Другим достоинством данной схемы является ее гибкость, проявляющаяся в возможности образования большого числа одновременно настраиваемых цепочек элементов,

что позволяет существенно сократить время настройки.

Вариантов схем настройки с переменной структурой можно предложить много: они могут отличаться способом передачи кодов настройки, количеством выбираемых направлений, схемой передачи активности и т.п. Но все эти варианты будут сложнее схем настройки с фиксированной структурой.

§ 7. Физическая реализация элементов вычислительной среды

Для отыскания наиболее подходящих физических реализаций элемента вычислительной среды попытаемся представить его функциональную схему в таком виде, чтобы она состояла из небольшого числа по возможности однотипных функциональных элементов. С этой целью рассмотрим варианты схем двух типов: с симметрическими и антисимметрическими соединительными элементами. Предположим, для определенности, что у обеих схем выборка элементов среды и передача кода настройки осуществляется координатным способом в двумерной системе координат.

Указанные функциональные схемы (рис. 10 и 11) описываются соответственно системам уравнений.

$$\begin{aligned} Z_1(t) &= (x_1(t) \& W_1(t)) \vee (x_2(t) \& W_2(t) \& W_4(t)) \vee \\ &\vee (Z_2(t) \& W_4(t)) \vee (f(x_1(t), x_2(t)) \& W_3(t)) \\ Z_2(t) &= (x_3(t) \& W_2(t)) \vee (x_1(t) \& W_1(t) \& W_4(t)) \vee \\ &\vee (Z_1(t) \& W_4(t)) \vee (f(x_1(t), x_2(t)) \& W_3(t) \\ &\& W_4(t)). \\ x_1(t) &= (Z_1(t) \& W_1(t)) \vee (Z_2(t) \& W_1(t) \& W_4(t)) \vee (x_2(t) \& W_1(t) \& W_2(t) \& W_4(t)) \\ x_2(t) &= (Z_2(t) \& W_2(t)) \vee (Z_1(t) \& W_2(t) \& W_4(t)) \vee (x_1(t) \& W_2(t) \& W_2(t) \& W_4(t)) \end{aligned}$$

$$\begin{aligned} W_1(t+1) &= y_1(t) \& y_5(t) & \overline{W_1(t+1)} &= y_1(t) \& y_6(t) \\ W_2(t+1) &= y_2(t) \& y_5(t) & \overline{W_2(t+1)} &= y_2(t) \& y_6(t) \\ W_3(t+1) &= y_3(t) \& y_5(t) & \overline{W_3(t+1)} &= y_3(t) \& y_6(t) \\ W_4(t+1) &= y_4(t) \& y_5(t) & \overline{W_4(t+1)} &= y_4(t) \& y_6(t) \end{aligned}$$

$$U_1(t) = y_1(t)$$

$$\dots \dots \dots$$

$$U_6(t) = y_6(t)$$

$$t = 0, 1, 2, \dots$$

$$f(x_1(t), x_2(t))$$

(24)

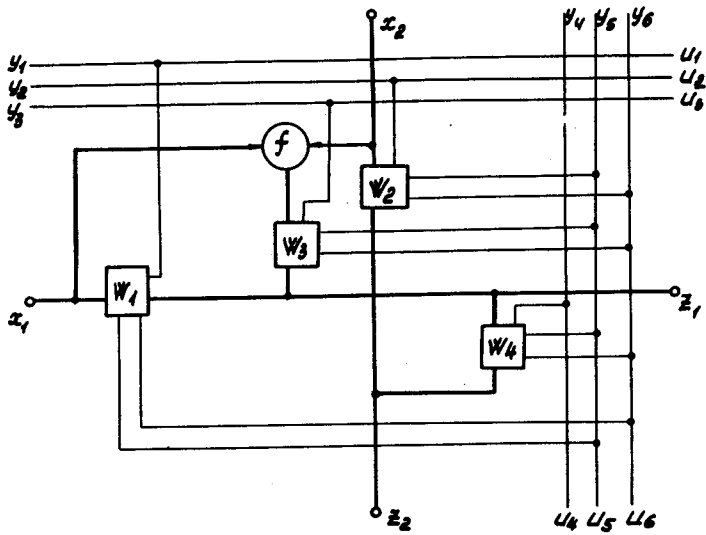


Рис. 10.

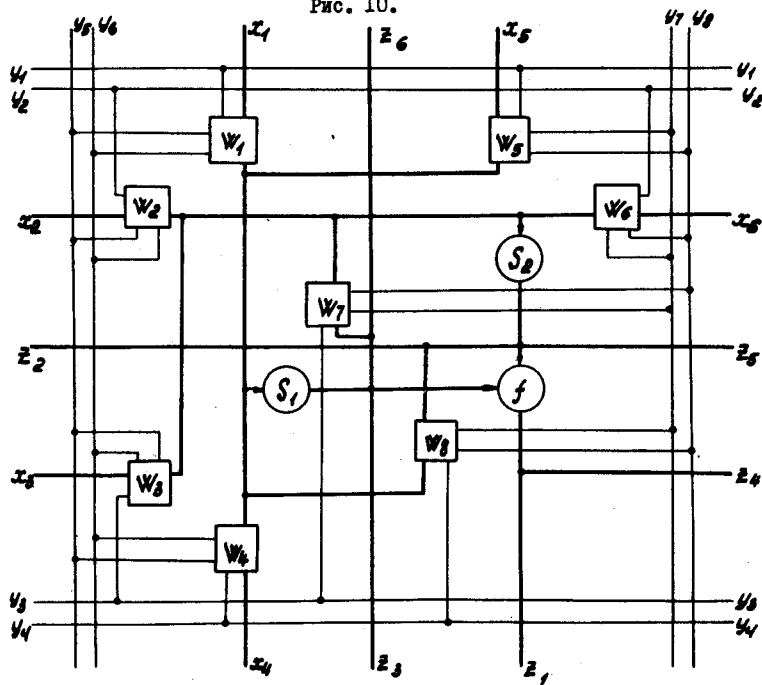


Рис. 11.

$$z_1(t) = z_4(t) = f(s_1(t), s_2(t))$$

$$z_2(t) = z_5(t) = s_2'(t) = (x_2(t) \& w_2(t)) \vee (x_3(t) \& w_3(t)) \vee (x_6(t) \& w_6(t)) \vee (s_1(t) \& w_7(t))$$

$$z_3(t) = z_6(t) = s_1'(t) = (x_1(t) \& w_1(t)) \vee (x_4(t) \& w_4(t)) \vee (x_5(t) \& w_5(t)) \vee (s_2(t) \& w_8(t))$$

$$w_1(t+1) = y_1(t) \& y_5(t) \quad \overline{w_1}(t+1) = y_1(t) \& y_6(t)$$

$$w_2(t+1) = y_2(t) \& y_5(t) \quad \overline{w_2}(t+1) = y_2(t) \& y_6(t)$$

$$w_3(t+1) = y_3(t) \& y_5(t) \quad \overline{w_3}(t+1) = y_3(t) \& y_6(t)$$

$$w_4(t+1) = y_4(t) \& y_5(t) \quad \overline{w_4}(t+1) = y_4(t) \& y_6(t)$$

$$w_5(t+1) = y_1(t) \& y_7(t) \quad \overline{w_5}(t+1) = y_1(t) \& y_8(t)$$

$$w_6(t+1) = y_2(t) \& y_7(t) \quad \overline{w_6}(t+1) = y_2(t) \& y_8(t)$$

$$w_7(t+1) = y_3(t) \& y_7(t) \quad \overline{w_7}(t+1) = y_3(t) \& y_8(t)$$

$$w_8(t+1) = y_4(t) \& y_7(t) \quad \overline{w_8}(t+1) = y_4(t) \& y_8(t)$$

(25)

$$u_1(t) = y_1(t) \quad t = 0, 1, 2, \dots$$

$$\dots \dots \dots$$

$$u_8(t) = y_8(t) \quad f(s_1'(t), s_2'(t)).$$

В этих уравнениях и на соответствующих им схемах входы и выходы элемента $x_1, \dots, x_6, z_1, \dots, z_6, y_1, \dots, y_8, u_1, \dots, u_8$ те же, что и в § 5.

Схемы образованы элементами трех типов.

$S_1(t), S_2(t)$ - усилительные элементы с односторонней проводимостью, функцией которых является восстановление сигнала до стандартной формы.

$f(x_1, x_2)$ или $f(s_1, s_2)$ - полные системы функциональных элементов.

W_1, \dots, W_8 - элементы, функции которых могут быть описаны следующей системой уравнений:

$$g_{xz}(w(t)) = g_{zx}(w(t)) = w(t),$$

$$w(t+1) = v_3(t) \& v_2(t), \quad \overline{w}(t+1) = v_1(t) \& v_2(t), \quad (26)$$

$$t = 0, 1, 2, \dots$$

где φ - функция проводимости двухполюсника, принимающая значения 1, когда существует путь между полюсами, и 0, когда этого пути нет. На языке теории графов это соответствует матрице смежности $\begin{pmatrix} 0 & W(\xi) \\ W(\xi) & 0 \end{pmatrix}$.

Назовем элемент, описываемый уравнениями (26) триггерным контактом, сокращенно трикон. Трикон, построенный из триггера и четырех конъюнкторов, показан на рис. 12.

Трикон выполняет функции управляемого контакта, соединяющего полюса двухполюсника. Контакт хранит свое состояние до прихода сигнала о его изменении. Управление состоянием контакта осуществляется координатными шинами. Положение трикона задается в 2-мерной системе координат этих шин $(\sigma_1, \sigma_2, \sigma_3)$ что позволяет индивидуально управлять состоянием любого трикона.

Элементы S_1 и S_2 могут быть реализованы с помощью общеизвестных усилителей-формирователей самых различных типов.

Способы реализации функциональных элементов также общеизвестны. Различные варианты реализации элементов, образующих функционально полную систему, показаны, например, в [3]. Для их построения могут использоваться самые различные физические принципы: электрические, магнитные, механические, оптические, пневматические, химические и другие. Аналогично обстоит дело с реализацией временной задержки (памяти). В частности, запоминание информации можно осуществить схемным путем из элементов, реализующих функции алгебры логики. Триггер, например, может быть построен из двух инверторов, которые используются для реализации логического отрицания.

В настоящее время наметилась тенденция строить схемы вычислительных машин из универсальных элементов. Универсальный элемент реализует функционально полную систему логических функций и временную задержку. Кроме того, он обладает способностью приводить сигнал к стандартной форме, т.е. играет роль усилителя-формирователя. Часто функция памяти реализуется путем отождествления соответствующих полюсов универсальных элементов.

Примером универсального, обладающего функциональной полной элемента является элемент, реализующий функцию $Z = (x_1 \vee x_2) = \bar{x}_1 \& \bar{x}_2$ (стрелка Пирса). Этот элемент может быть построен, например, на одном транзисторе и сопротивлениях (рис. 13). Соответствующим отождествлением полюсов не-

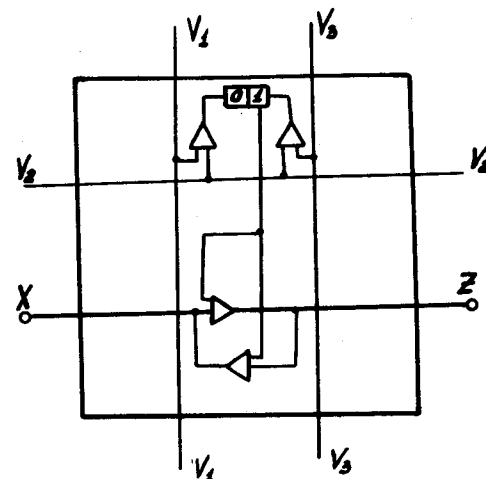


Рис. 12.

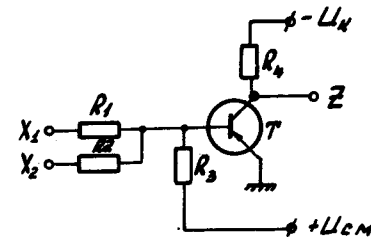


Рис. 13.

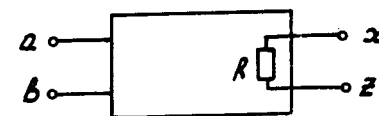


Рис. 14.

скольких таких элементов можно реализовать дизъюнкцию, конъюнкцию, а также триггер. Наличие транзистора позволяет также усиливать (формировать) сигналы.

Аналогично реализуются универсальные элементы на феррито-диодных, феррито-транзисторных ячейках, параметронах, криотронах и т.п.

Рассмотрим теперь различные варианты физической реализации трикона. Сделаем это на примере трех типов физических приборов.

1) Характерными особенностями приборов первого типа является отсутствие электрической связи между управляющими и рабочими полюсами и то, что они не изменяют своего состояния после прекращения действия управляющего сигнала и даже после полного отключения их от источников питания. К ним относятся поляризованные реле, трансфликсоры, биаксы и т.п. Свойства этих приборов позволяют строить триконы, используя только один прибор и, как правило, без дополнительных элементов.

2) У приборов второго типа также нет электрической связи между управляющими и рабочими полюсами, однако в отличие от приборов первого типа в них нет запоминания состояния. После снятия внешнего сигнала они возвращаются в начальное состояние. Их типичными представителями являются обычные электромагнитные реле, криотроны, оптороны, термисторы и т.п. Эти приборы обычно являются четырехполюсниками: с двумя управляющими (a, b) и двумя рабочими полюсами (x, z) (рис. 14). Воздействуя на полюса a, b , можно изменять величину сопротивления R , через которое соединены рабочие полюса x и z . Величина сопротивления резко изменяется под воздействием внешнего сигнала: от высокоомного (состояние 0) до низкоомного (состояние 1). Для построения трикона необходимо использовать несколько таких приборов, либо прибегать к различного рода схемным ухищрениям.

3) Для приборов третьего типа характерно то, что они являются, как правило, двух- и трехполюсными и что у них имеется электрическая связь между управляющими и рабочими полюсами.

Представителями данного типа приборов являются обычные ламповые и полупроводниковые триоды, полупроводниковые управляемые диоды типа $p-n-p-n$, туннельные диоды, тиратроны и т.п.

Рассмотрим теперь примеры схем триконов на физических приборах всех трех типов.

1а. Трикон на двух- и однообмоточном поляризованном реле. Свойство поляризованных реле сохранять свое состояние после снятия сигнала позволяет легко реализовать на них трикон (рис. 15). У двухобмоточного реле при подаче сигнала в одну обмотку трикон переходит в состояние I (контакт замкнут), при подаче в другую - в состояние 0 (контакт разомкнут). В однообмоточном реле для переключения трикона подадут сигналы в обмотку то одной, то другой полярности.

1б. Трикон на трансфликсоре. Трансфликсор представляет собой сердечник из феррита с прямоугольной петлей гистерезиса, имеющий в простейшем случае два отверстия (рис. 16). С помощью обмотки \mathcal{L}_1 , проходящей через центральное отверстие, сердечник может быть приведен в состояние 0, либо I (рис. 16 а и б). В состоянии 0 переменный сигнал в обмотке, проходящей через малое отверстие, может только усиливать магнитный поток вокруг этого отверстия, а так как сердечник находится в состоянии насыщения, то сигнал не изменяет магнитного потока и не вызывает сигнала в другой обмотке. В состоянии I переменный сигнал может уменьшать магнитный поток вокруг малого отверстия и тем самым вызывать сигнал в другой обмотке, т.е. между обеими обмотками (\mathcal{L}_3 и \mathcal{L}_4) появляется трансформаторная связь. Это свойство позволяет создать трикон на одном трансфликсоре. В трансфликсоре с двумя управляющими обмотками (рис. 16в) переход трикона из одного состояния в другое осуществляется подачей сигнала в соответствующую обмотку. При одной управляющей обмотке (рис. 16 г) в нее подаются сигналы различной полярности.

Аналогичным образом может быть реализован трикон на биаксах и других элементах подобного типа.

2а. Трикон на обычном реле. В простейшем случае трикон может быть построен на обычном реле, которое имеет одну контактную пару и две обмотки (рис. 17). Обмотка \mathcal{L}_1 служит для задания состояния, обмотка \mathcal{L}_2 - для поддержания состояния реле при замкнутом контакте. При подаче сигнала на обмотку \mathcal{L}_1 реле возбуждается и его контакт замыкается (состояние I). В обмотке \mathcal{L}_2 течет непрерывно ток, величина которого достаточна для удержания реле в состоянии I после снятия сигнала в обмотке \mathcal{L}_1 , но недостаточна для возбуждения реле, если оно находится в состоянии 0 (контакт разомкнут). Для перевода реле в состояние 0 нужно обесточить обмотку \mathcal{L}_2 . Это можно сделать с помощью дополнительного реле, которое при включении будет

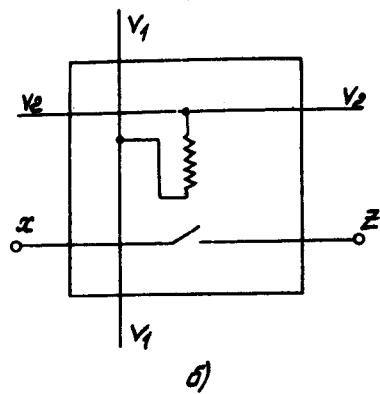
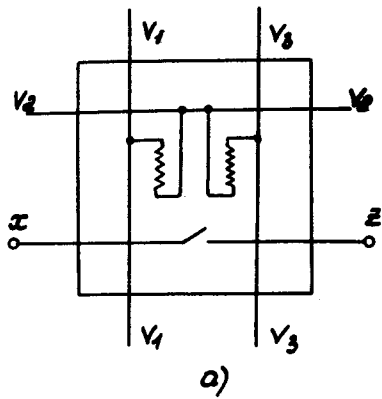


Рис. 15.

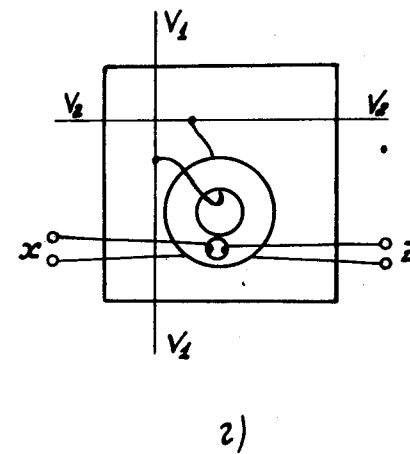
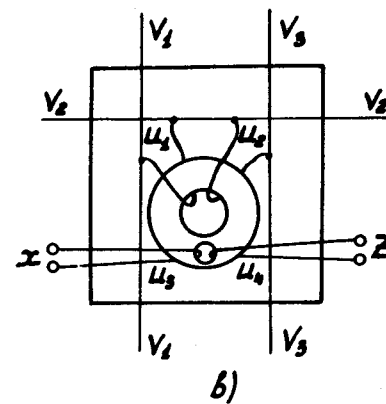
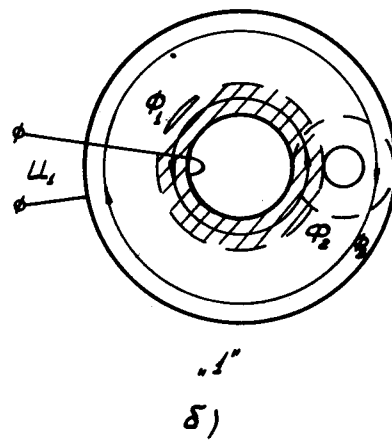
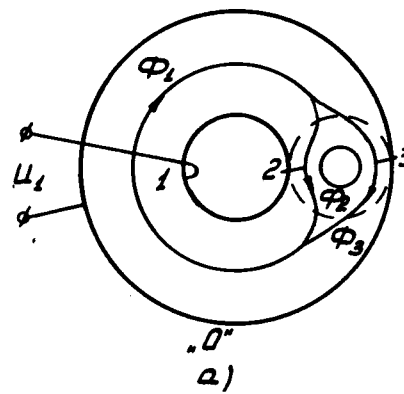


Рис. 16.

обесточивать либо все триконы среды, либо триконы только данного элемента среды.

Возможность поддержания реле в возбужденном состоянии можно реализовать и другими способами, не прибегая к двухобмоточным реле. Например, с помощью блокировки через собственный дополнительный контакт и т.п.

26. Трикон на термисторах с косвенным подогревом. Сопротивление термистора велико при обычной температуре и уменьшается на несколько порядков при нагреве. Это позволяет настроить трикон на двух термисторах T_1 и T_2 , снабженных сопротивлениями для их подогрева R_1 и R_2 (рис. 18). Управляющий сигнал подается на полюсы V_1, V_2 , к полюсам V_3, V_2 присоединяется источник напряжения E . При подаче управляющего сигнала в течение некоторого времени происходит нагрев сопротивления R_1 . В результате сопротивление термистора T_1 уменьшается, ток через него усиливается и термистор T_1 переходит в состояние высокой проводимости. Одновременно возрастает ток в сопротивлении R_2 и термистор T_2 также становится высокопроводящим. Полюсы x и z оказываются соединенными через низкоомное сопротивление (состояние I). Это состояние сохраняется после снятия управляющего сигнала. Для того, чтобы вывести трикон из этого состояния, нужно отключить источник напряжения E . Это делается либо для всех элементов вычислительной среды одновременно, либо только для триконов одного элемента. При этом термисторы остывают, величина их сопротивления резко возрастает и полюсы x и z оказываются соединенными через высокоомное сопротивление (состояние 0).

27. Трикон на криотронах. Криотрон обычно изготавливается в виде стержня, вокруг которого нанесена обмотка (рис. 19). И стержень и обмотка делаются из сверхпроводящих материалов. Например, стержень из тантала, а обмотка из ниобия. Криотрон помещается в криостат, в котором поддерживается температура жидкого гелия. При этом как тантал, так и ниобий находятся в сверхпроводящем состоянии. При пропускании тока соответствующей величины через ниобиевую обмотку тантал переходит в состояние обычной проводимости. Ниобий, у которого критическая точка перехода в обычное состояние выше, чем у тантала, остается в сверхпроводящем состоянии. При прекращении тока в обмотке танталовый стержень снова возвращается в состояние сверхпроводимости. Это свойство криотрона позволяет построить трикон на криотронах (рис. 19).

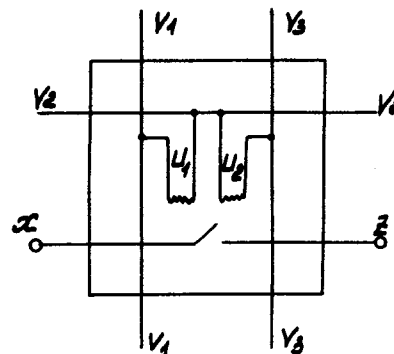


Рис. 17.

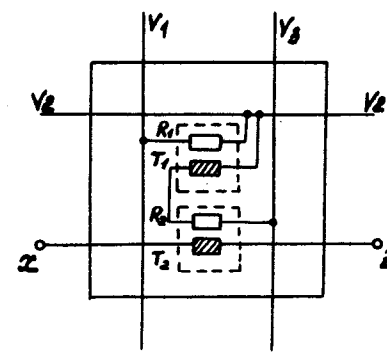


Рис. 18.

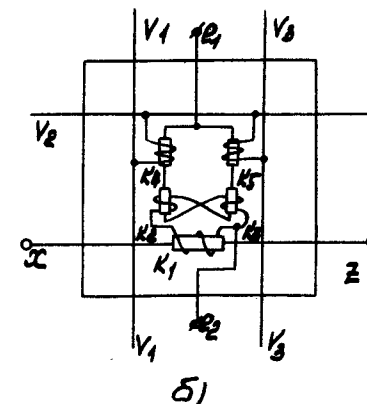
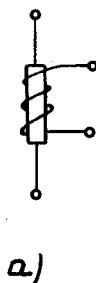


Рис. 19.

Состояние I трикона соответствует состоянию сверхпроводимости танталового стержня криотрона K_1 . При этом полюса x и Z оказываются короткозамкнутыми. Состояние 0 соответствует состоянию обычной проводимости стержня. Тогда полюсы x и Z оказываются соединенными друг с другом через сопротивление. Для изменения состояния подаются сигналы на обмотки криотронов K_4 и K_5 , которые изменяют состояние триггера, сделанного на криотронах K_2 и K_3 . Нетрудно видеть, что от источника (e_1, e_2) ток течет через обмотку криотрона K_1 и переводит его в состояние обычной проводимости (состояние 0) только тогда, когда криотрон K_3 находится в сверхпроводящем состоянии, а K_2 - в обычном.

Подачей сигнала в шины (V_1, V_2) осуществляется переключение трикона в состояние 0. Сигнал в шинах (V_3, V_2) переключает трикон в состояние I. Благодаря триггеру эти состояния запоминаются и хранятся после снятия внешнего сигнала.

За. Трикон на полупроводниковом управляемом диоде типа $p-n, p-n$ Диоды с $p-n, p-n$ - переходами (например, кремневые) имеют S - образную вольт-амперную характеристику с участком отрицательного сопротивления (рис. 20а). Ток через диод остается малым до тех пор, пока напряжение на нем не достигнет пробивного значения $V_{пр}$. При этом напряжении сопротивление диода скачком меняет свое значение. Напряжение на диоде падает, ток растет и его величина ограничивается в основном сопротивлением нагрузки. Подачей сигнала на управляющий электрод можно уменьшать значение $V_{пр}$ и тем самым переводить диод в состояние высокой проводимости. В этом состоянии диод остается и после прекращения сигнала. После пробоя управляющий электрод теряет способность управлять состоянием диода. Переход в состояние низкой проводимости осуществляется отключением источника напряжения. В этом отношении управляемый диод аналогичен тиратрону. Трикон может быть построен на одном управляемом диоде (УД), двух сопротивлениях и двух емкостях (рис. 20б). К шинам (V_1, V_2) подключен источник напряжения E . Переключение трикона в состояние высокой проводимости (состояние I) производится подачей сигнала в шины (V_3, V_2). При этом создается возможность для прохождения сигналов от x к Z . Для того, чтобы сигналы проходили и от Z к x можно подавать двуполярные сигналы, либо использовать еще один трикон. Для приведения трикона в состояние непроводимости необходимо снять напряжение с шин (V_1, V_2), что может быть осуществле-

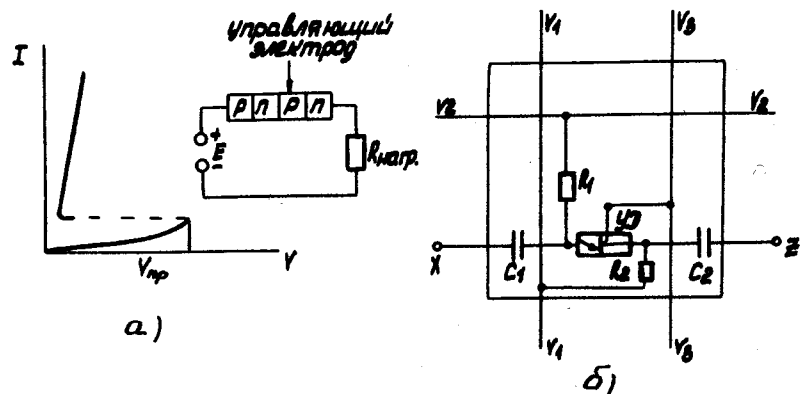


Рис. 20.

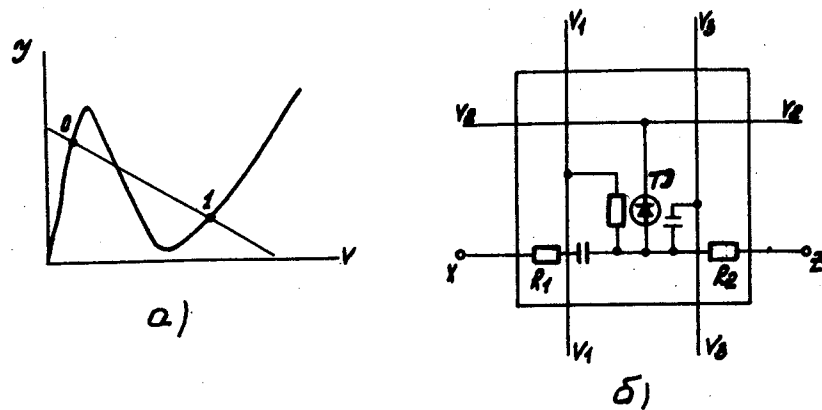


Рис. 21.

но соответствующей схемой, снимающей напряжение либо с триконов всех элементов среды, либо только данного элемента.

36. Трикон на туннельном диоде. Вольт-амперная характеристика туннельного диода имеет N -образную форму с участком отрицательного сопротивления (рис. 21а), что позволяет строить на одном приборе схемы с двумя устойчивыми состояниями (0 и I на рис. 21а). В состоянии 0 сопротивление диода мало, а в состоянии I велико. Трикон может быть построен на одном туннельном диоде (ТД), сопротивлениях и емкостях (рис. 21б). К шинам (U_1, U_2) подключен источник напряжения E . В состоянии 0 туннельный диод отперт и шунтирует сопротивление R_1 . Сигнал между рабочими полюсами x и z в этом состоянии не проходит. В состоянии I туннельный диод имеет высокое сопротивление и не препятствует прохождению сигналов между полюсами x и z . Переключение трикона из одного состояния в другое осуществляется подачей в шины U_3 и U_2 сигналов соответствующей полярности.

Аналогичным образом могут быть построены триконы на неоновых лампах, параметронах, термисторах без косвенного подогрева и т.п.

На основании сделанного рассмотрения можно сделать вывод, что схемы триконов могут строиться из тех же физических приборов, что и схемы функциональных элементов, и по сложности они, как правило, не превышают последние.

Простота трикона существенно зависит от того, насколько хорошо сочетаются свойства физических приборов с особенностями трикона. Для создания триконов могут оказаться перспективными химические элементы, элементы, основанные на пробое, элементы, использующие частотный и фазово-импульсный принципы. Весьма выгодным может оказаться и применение нейристоров.

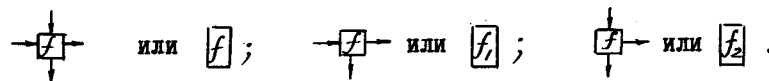
Свойства трикона являются весьма универсальными. На них может быть построена полная система функциональных элементов и память. Триконы могут также обладать и усилительными свойствами, т.е. выполнять функции усилителя-формирователя. Таким образом, элемент вычислительной среды можно создать из одних триконов путем соответствующего отождествления их полюсов.

Заметим, что предъявляемое к трикону требование обладать свойством двухсторонней проводимости между рабочими полюсами не является обязательным, тем более, что трикон с двусторонней проводимостью можно изготовить из 2-х триконов с односторонней проводимостью.

§ 8. Логические схемы из элементов вычислительной среды

1⁰. В качестве основы для построения схем возьмем двумерную вычислительную среду с координатной настройкой, и пусть в элементе среды реализуются антисимметрические соединительные элементы (рис. 11) (см. систему уравнений (25)).

Пусть элемент реализует функцию алгебры логики $f[S_1(t), S_2(t)] = S_1(t) \vee S_2(t)$ (стрелку Пирса), образующую полную систему функциональных элементов. Обозначим ненастроенный (с изолированными полюсами) элемент вычислительной среды $1 \rightarrow \begin{array}{c} 1 \\ \vdots \\ 4 \end{array} \rightarrow 3$. При обозначении элемента, настроенного на выполнение функции $f[S_1(t), S_2(t)]$, будем использовать следующие символы:



При обозначении элемента, настроенного на выполнение коммутаций между полюсами элемента, будем использовать либо графическое обозначение коммутации, либо указывать символом, какие полюса элемента коммутируются. Например, передача сигнала от полюса 1 к полюсу 2 обозначается символами $1 \rightarrow \begin{array}{c} 1 \\ \vdots \\ 2 \end{array} \rightarrow 3$, P_{12} ; а передача сигналов от полюса 2 к полюсу 4 и от полюса 1 к полюсу 3 обозначается символами $1 \rightarrow \begin{array}{c} 1 \\ \vdots \\ 4 \end{array} \rightarrow 3$, $P_{13/24}$.

Остальные возможные коммутации обозначаются аналогично вышеприведенным. При построении логических схем воспользуемся формулами, методом структур и аппаратом двумерной решетки. Шины настройки элементов среды приводятся не будут для упрощения изображения.

2⁰. Реализация в вычислительной среде простейших функций алгебры логики - дизъюнкции \vee , конъюнкции $\&$, отрицания „-“ - может быть выполнена следующим образом.

Дизъюнкция двух переменных x и y может быть представлена через $f(x, y)$ как

$$x \vee y = f(f(x, y), x) = f(x, f(x, y)) = f(f(x, y), f(x, y)) \quad (27)$$

или структурной схемой

$$\begin{array}{c} x \\ y \end{array} \rightarrow f \rightarrow f \rightarrow x \quad (28)$$

Аналогично, конъюнкция тех же переменных имеет вид:

$$\begin{aligned} x \& y &= f(f(x, y), f(x, y)) = f(f(x, y), f(x, y)) = \\ &= f(f(x, y), f(y, x)) = f(f(x, y), f(y, x)) = \\ &= f(f(x, x), f(y, y)), \end{aligned} \quad (29)$$

или

$$\begin{array}{l} x-f \\ y-f \end{array} \rightarrow f \rightarrow x \& y. \quad (30)$$

Функция отрицания

$$\bar{x} = f(x, x) = f(x, x) = f(x, x) \quad (31)$$

или

$$x \rightarrow f \rightarrow \bar{x} \quad (32)$$

Реализация этих функций элементами вычислительной среды имеет вид, показанный на рис. 22.

3⁰. В качестве примеров реализации более сложных логических функций приведем схемы неравнозначности, равнозначности, одноразрядного преобразователя и двойного переключателя. Схема неравнозначности

$$z = (x \vee y) \cdot \bar{x} \cdot \bar{y} \quad (33)$$

представляется структурной схемой через $f(x, y)$:

$$\begin{array}{c} x \text{---} f \text{---} f \text{---} z \\ \diagdown \quad \diagup \\ \quad \quad f \\ \diagup \quad \diagdown \\ y \text{---} f \text{---} f \end{array} \quad (34)$$

Её реализация в вычислительной среде показана на рис. 23.

Равнозначность выражается формулой

$$z = (x \& y) \vee (\bar{x} \& \bar{y}) \quad (35)$$

или представляется через $f(x, y)$ в виде структурной схемы:

$$\begin{array}{c} x \text{---} f \text{---} f \text{---} z \\ \diagdown \quad \diagup \\ \quad \quad f \\ \diagup \quad \diagdown \\ y \text{---} f \text{---} f \end{array} \quad (36)$$

Реализация этой схемы в вычислительной среде показана на рис. 24.

Структурная схема одноразрядного преобразователя

$$z = x_1 y \vee \bar{y} x_2 \quad (37)$$

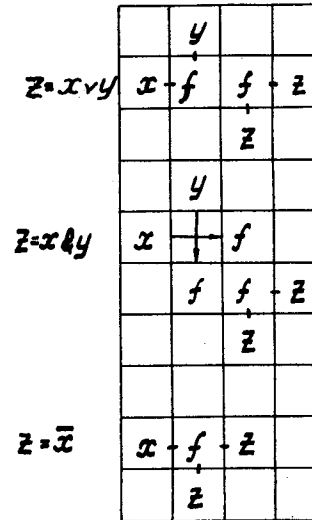


Рис. 22.

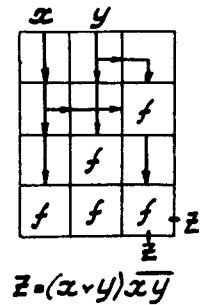


Рис. 23.

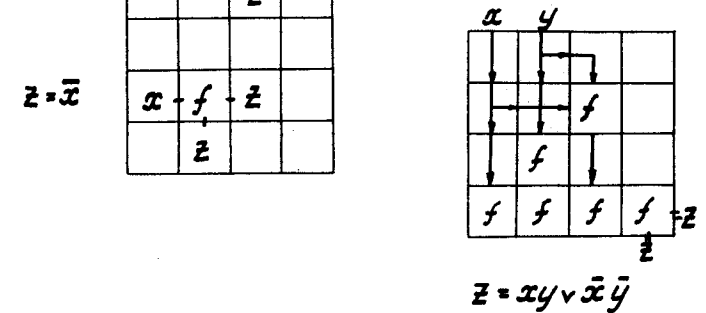
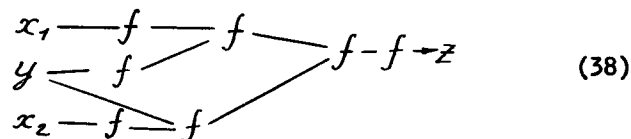


Рис. 24.

имеет вид

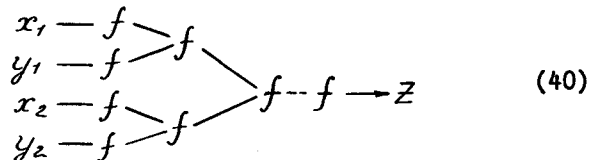


и реализуется вычислительной средой, как показано на рис. 25.

Двойной переключатель описывается формулой

$$Z = x_1 y_1 \vee x_2 y_2 \quad \text{или} \quad (39)$$

представляется структурной схемой

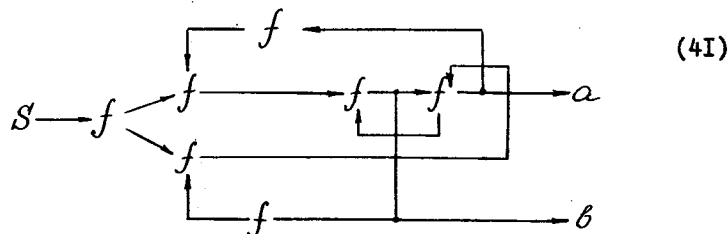


и реализуется в вычислительной среде, как показано на рис. 26.

4⁰. Реализация регистров и счетчиков различных типов в вычислительной среде. Рассмотрим схемы двоичного счетчика, регистра параллельного действия, накопительного регистра, регистра для преобразования параллельного кода в последовательный и обратно, которыми охватываются практически все типы счетчиков и регистров в вычислительных машинах.

Основой для построения указанных схем является схема триггера. На рис. 27 приведена схема триггера со счетным входом и двумя вентилями (конъюнкторами).

Триггер может быть получен соединением двух схем, реализующих функцию $f(x, y)$, таким образом, что вход каждой схемы соединен с выходом другой. Структурная схема триггера со счетным входом имеет следующий вид:



Реализация триггера в вычислительной среде показана на рис. 28.

Реализация в вычислительной среде схемы n - разрядного двоичного счетчика иллюстрируется рис. 29. Реализация схемы n - разрядного регистра параллельного действия представлена

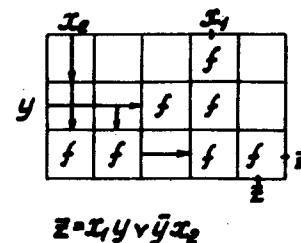


Рис. 25.

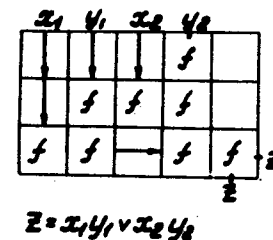


Рис. 26.

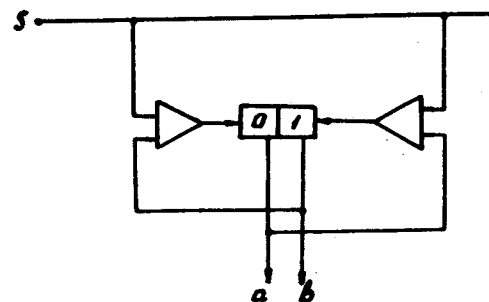


Рис. 27.

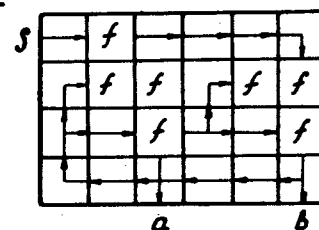


Рис. 28.

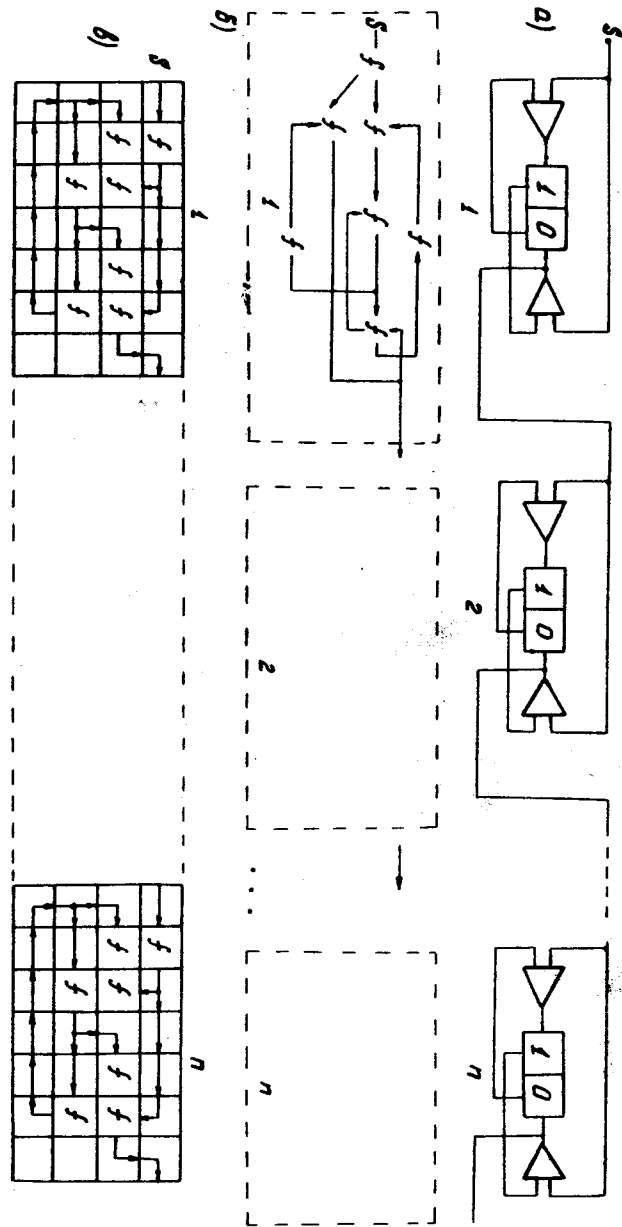


Рис. 29.

на рис. 30. При подаче разрешения на шину S_3 осуществляется параллельная запись в регистр n - разрядного числа, поступающего по шинам K_1, \dots, K_n . При подаче сигнала на шину S_2 осуществляется установка регистра в "0". При подаче сигнала на шину S_1 осуществляется выдача n - разрядного числа по шинам L_1, \dots, L_n .

Структурная схема одного разряда регистра имеет вид (рис. 30б). Реализация n -разрядного регистра в вычислительной среде представлена на рис. 30в.

Аналогично реализуется и накопительный n - разрядный регистр (рис. 31). По шинам a, b подается информация на накопительный регистр. Одновременно поступает сигнал на шину S . В результате первый разряд заполняется новой информацией, а его прежнее содержимое передается второму разряду, содержимое второго передается третьему и т.д.

Схема реализации регистра для преобразования параллельного кода в последовательный и обратно приведена на рис. 32. При подаче сигнала по шине S_1 осуществляется запись параллельного кода, поступающего в регистр по шинам K_1, \dots, K_n . При подаче сигналов по шине S_2 параллельный код, хранящийся в регистре, преобразуется в последовательный и выдается по шинам c и d . Для преобразования в последовательный код подается сигнал на шины a и b при одновременной подаче сигналов в S_2 . Выдача в параллельном коде осуществляется по шинам L_1, \dots, L_n при подаче сигнала разрешения в шину S_4 . При подаче сигнала в S_3 осуществляется установка регистра в "0".

50. Реализация дешифраторов в вычислительной среде. В переключательных схемах вычислительной техники нашли широкое распространение различного рода дешифраторы. Их назначение заключается в том, чтобы каждую комбинацию входных переменных (код) преобразовывать в выходной сигнал одной из выходных шин дешифратора. Рассмотрим реализацию в вычислительной среде двух типов дешифраторов: пирамидального и прямоугольного. Другие типы дешифраторов могут быть реализованы аналогично.

Реализация пирамидального дешифратора на восемь выходов показана на рис. 33. Комбинация входных сигналов x_1, x_2, x_3 запоминается в триггерах T_1, T_2, T_3 . При подаче сигнала в шину S на выходе одной из шин Z_1, \dots, Z_8 , соответствующей поступившей комбинации, появляется сигнал.

Схема прямоугольного дешифратора на 16 выходов представлена на рис. 34.

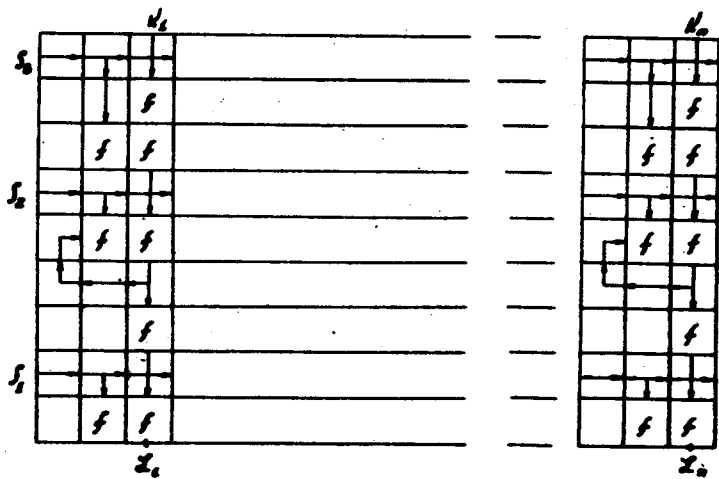
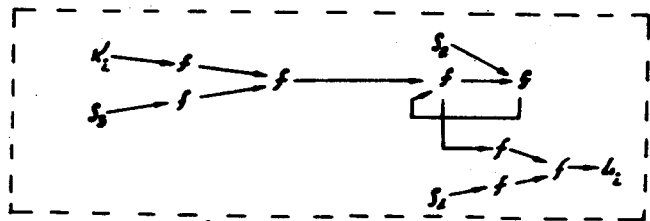
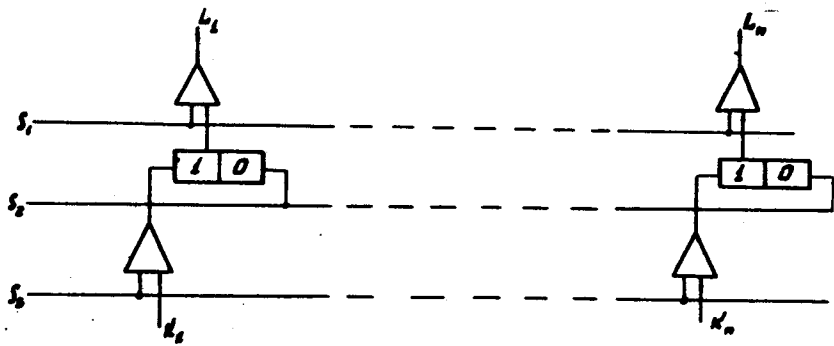


FIG. 30.

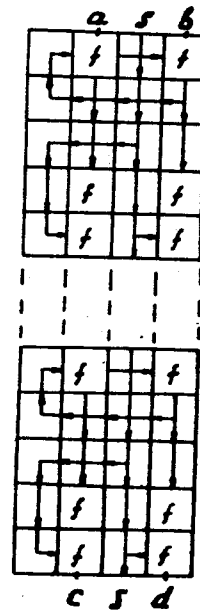
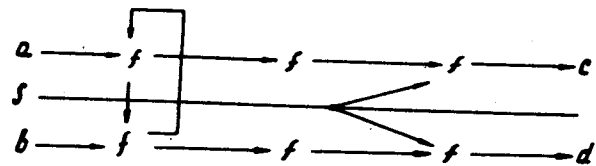
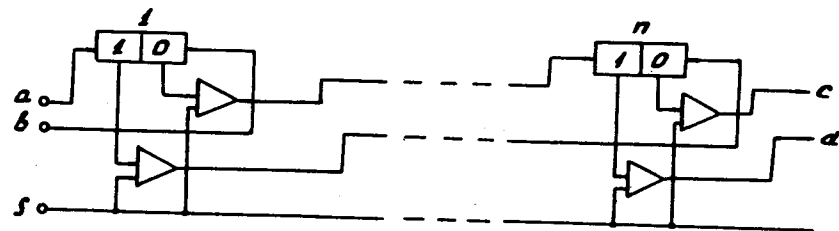
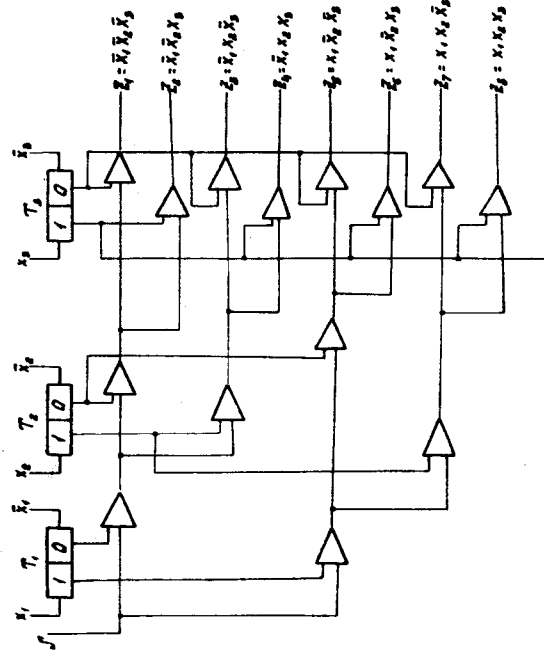
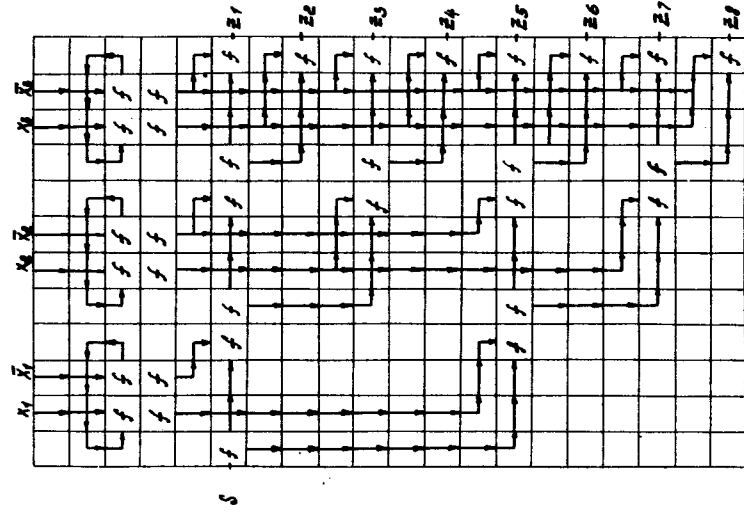
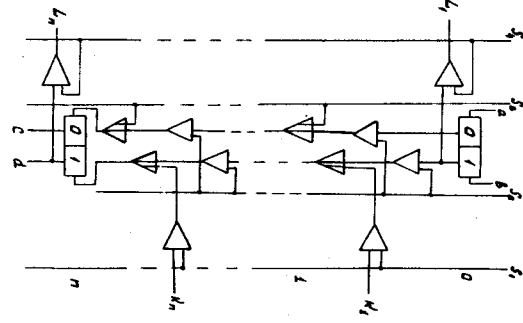
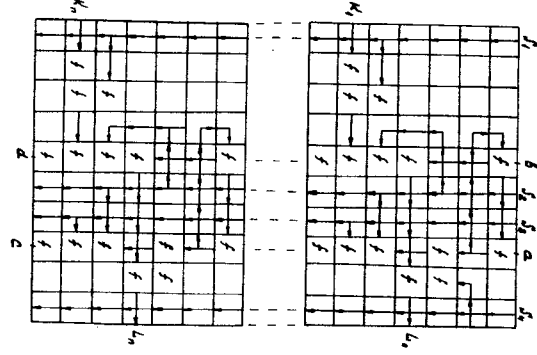
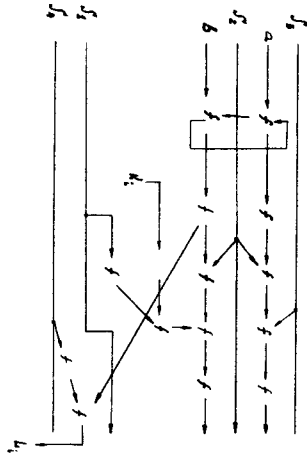


FIG. 31.



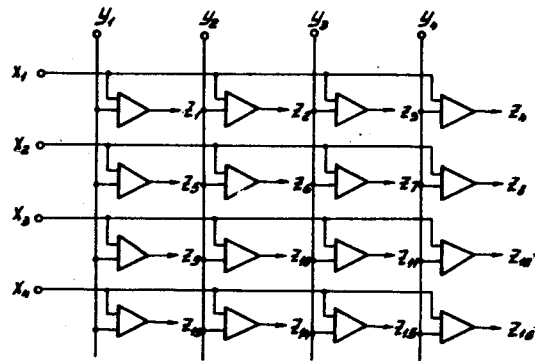
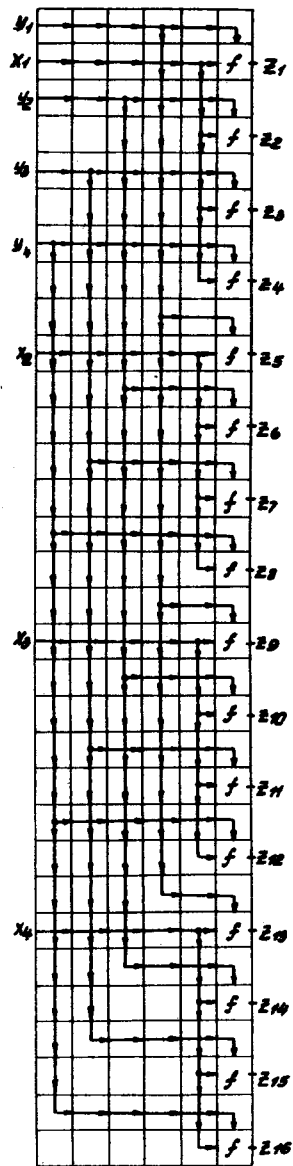


Рис. 34



Сигнал на выходе Z_i появляется при условии поступления на вход схемы совпадения двух входных сигналов x_i и y_i по соответствующим шинам x_i, y_i . Сигналы, поступающие на входы x_i, y_i могут вырабатываться в схемах пирамидальных дешифраторов, как это было рассмотрено выше.

6°. Реализация устройства памяти в вычислительной среде. Рассмотрим в качестве примера вариант реализации матричной памяти в среде. Память матричного типа можно представить состоящей из n - матриц, где n - число разрядов в числе. Таким образом, каждая матрица содержит одни и те же разряды всех чисел. Каждому числу соответствует ячейка, разряды которой находятся в матрицах с координатами, соответствующими данному числу. На рис. 35 изображена схема и реализация с помощью среды одного разряда ячейки памяти. При выборе данного разряда по шинам x_i, y_i подаются сигналы. Для записи "1" или "0" подается сигнал соответственно по шине "1" или "0". Для считывания достаточно подавать только сигналы выборки x_i, y_i .

Матрица i -го разряда для n^2 чисел осуществляется соответствующим набором элементов, реализующих разряд ячейки памяти. Так как шина "1" и шина "0" являются общими для всех разрядов, то для их объединения предусматривается дополнительно по одному ряду элементов сверху и снизу общей матрицы, а для объединения всех шин считывания данного разряда предусматривается ряд элементов справа общей матрицы. Общий вид матрицы i -го разряда для n^2 чисел показан на рис. 36.

7°. Реализация схем сумматоров в вычислительной среде. Рассмотрим одноразрядные сумматоры на два и на три входа и комбинационный сумматор с параллельными вводом и переносом.

Одноразрядный сумматор на два входа описывается системой уравнений

$$\begin{aligned} S &= (x \vee y) \overline{xy} \\ C &= xy \end{aligned} \quad (42)$$

Его структурная схема имеет вид:

$$\begin{aligned} x &\text{---} f \text{---} f \text{---} S \\ y &\text{---} f \text{---} f \text{---} C \end{aligned} \quad (43)$$

Реализация одноразрядного сумматора в вычислительной среде показана на рис. 37.

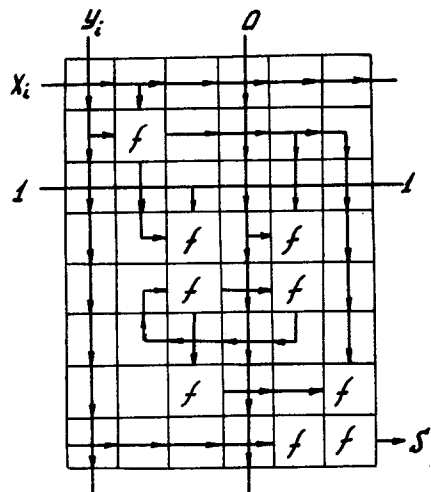
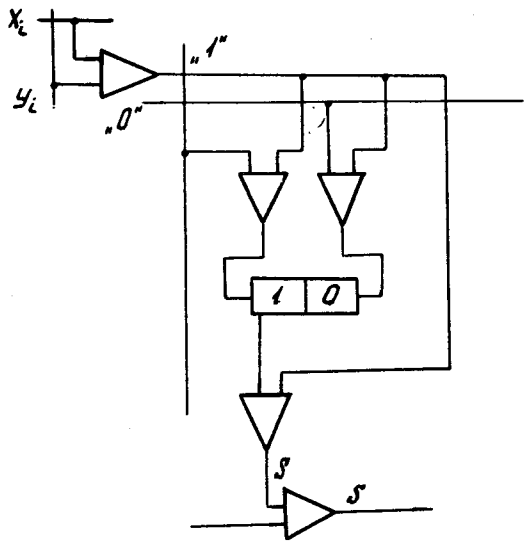


Рис. 35.

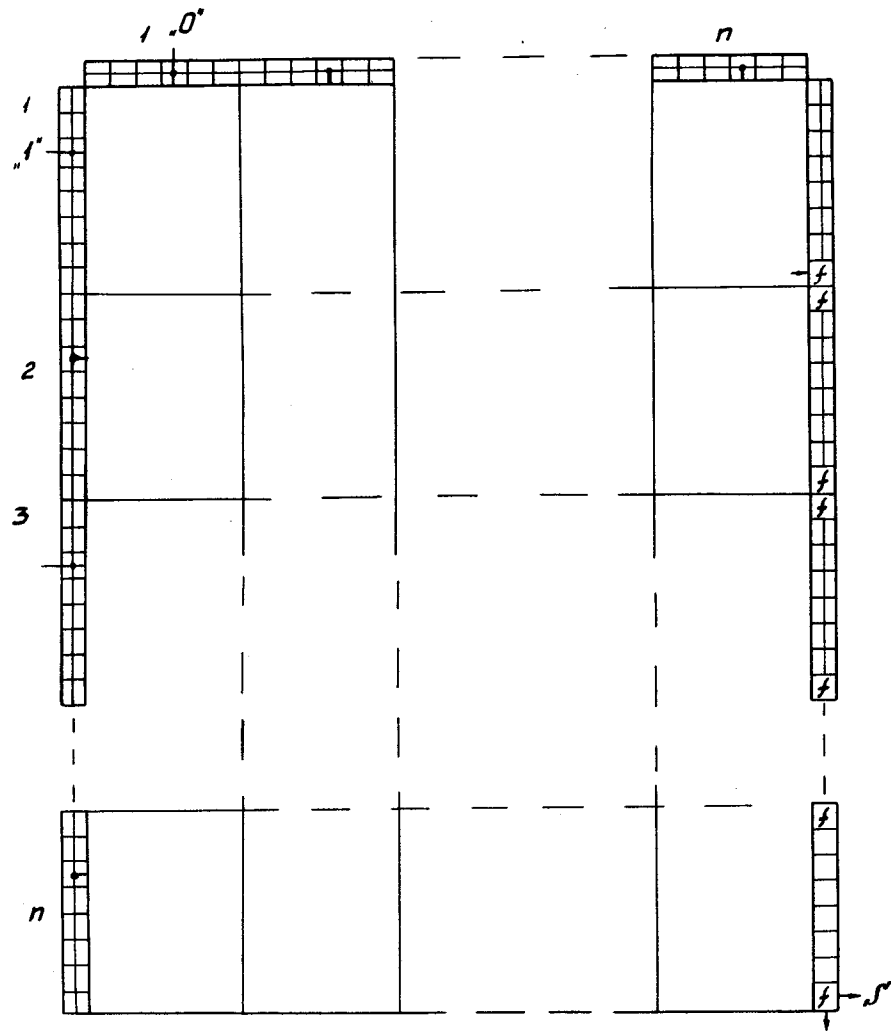


Рис. 36.

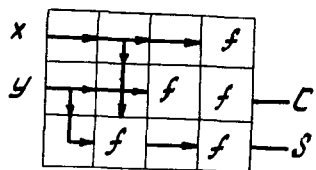
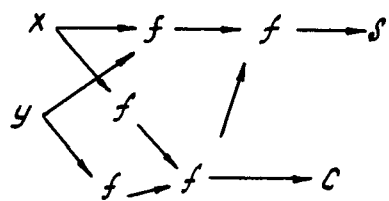


Рис. 37.

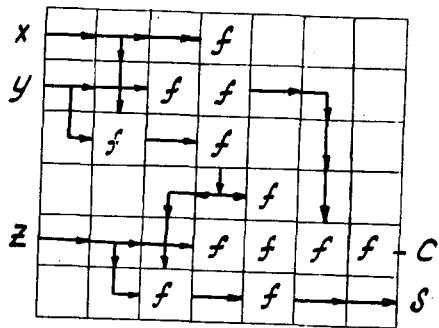


Рис. 38.

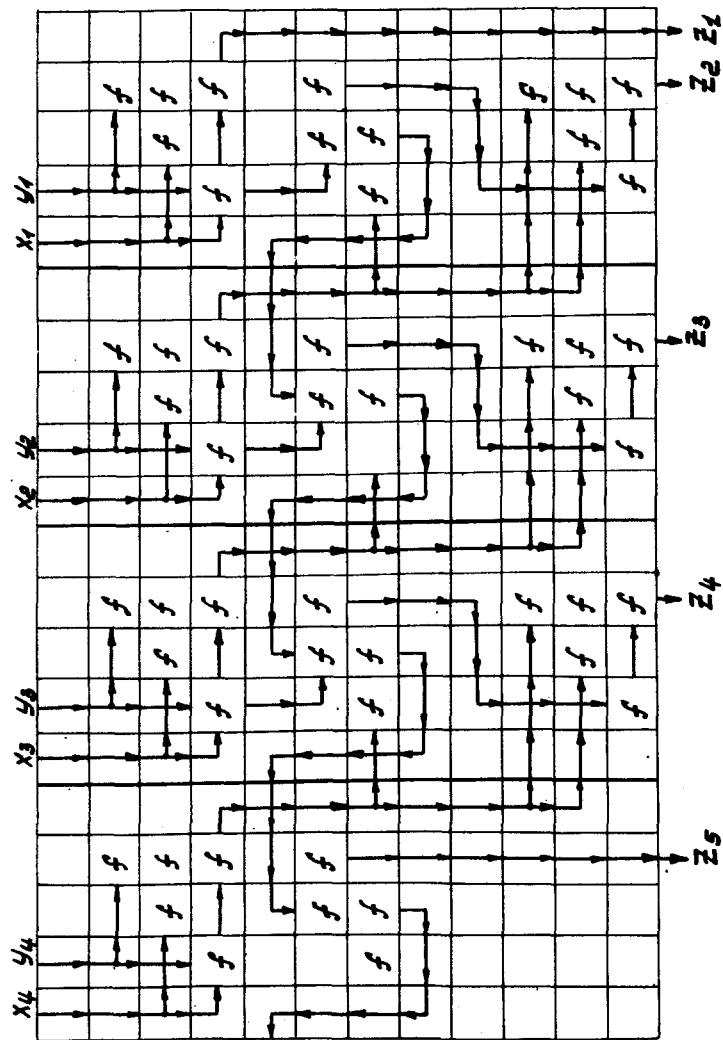


Рис. 39.

Одноразрядный сумматор на три входа описывается системой уравнений

$$\begin{aligned} S &= xyz \vee (x \vee y \vee z)(xy \vee xz \vee yz), \\ C &= xy \vee xz \vee yz. \end{aligned} \quad (44)$$

Он может быть реализован с помощью двух одноразрядных сумматоров с двумя входами (рис. 38).

Комбинационный сумматор с параллельным вводом и параллельным переносом может быть получен из одноразрядных сумматоров с двумя входами (рис. 39).

Рассмотренные варианты реализации различных схем показывают принципиальную возможность построения самых различных схем вычислительной техники в вычислительной среде посредством соответствующей настройки элементов среды.

При построении описанных выше схем не преследовалась цель минимизировать количество элементов среды, либо число типов элементов. Построение оптимальных схем требует разработки соответствующих методов синтеза схем из элементов вычислительной среды.

§ 9. Основные параметры вычислительных сред

К основным параметрам вычислительной среды относятся технологичность, гибкость, экономичность, надежность.

Высокая технологичность вычислительной среды обусловлена тем, что все элементы среды одинаковы, одинаково соединены друг с другом и просты по структуре. Это позволяет предъявлять минимальные требования к технологии, при которой производство среды сводится к многократному повторению одних и тех же элементов. Последние при некоторых принципах их построения (например, частотном, химическом, оптическом и т.д.) могут быть не связаны друг с другом, и производство среды сводится к производству отдельных однотипных элементов путем размещения этих элементов в некотором физическом объеме.

Гибкость среды обусловлена возможностью настроить ее элементы на выполнение различных функций, что позволяет реализовать схемы любой сложности; различные типы как универсальных, так и специализированных машин. Кроме того, гибкость среды обусловлена возможностью быстрой перестройки ее отдель-

ных частей в процессе решения задачи. Это позволяет практически решать вопрос создания структур самоорганизующихся систем.

Экономичность среды обусловлена количеством элементов в ней и сложностью элемента.

Анализ построения отдельных частей схем показывает, что хотя при переходе к среде и происходит усложнение элемента, однако оно не кажется чрезмерным, так как компенсируется другими свойствами среды.

Надежность среды обусловлена возможностью быстрой замены неисправного элемента исправным. При этом в силу особенностей структуры среды выход из строя одного элемента не приводит к выходу из строя других.

Предусматривая некоторое число элементов в качестве резерва для каждой реализуемой схемы, можно получить сколь угодно высокую её надежность. При выходе элементов среды из строя происходит просто уменьшение их количества, качество же среды остается неизменным.

Приведенные характеристики параметров показывают, что вычислительная среда является одним из перспективных вариантов реализации микроструктуры ВС.

Л и т е р а т у р а

1. Евреинов Э.В. О микроструктуре элементарных машин вычислительной системы. Вычислительные системы. Сб. трудов, Новосибирск, 1962, вып. 4, 3-16 (Ин-т математики СО АН СССР).
2. Глушков В.М. Синтез цифровых автоматов. М., Физматгиз, 1962.
3. Кобринский Н.Е., Трахтенброт Б.А. Введение в теорию конечных автоматов. М., Физматгиз, 1961.
4. Копи И., Элгот К., Райт Д. Реализация событий логическими сетями. Кибернетический сборник 3. М., Изд-во иностр. лит., 1961, 147-166.
5. Беркс А., Райт Д. Теория логических сетей. Кибернетический сборник 4. М., Изд-во иностр. лит., 1962, 33-57.
6. Яблонский С.В. Основные понятия кибернетики. В сб. "Проблемы кибернетики", вып. 2, М., Физматгиз, 1959, 7-38.
7. Федоров Е.С. Курс кристаллографии. Спб. Риккер, 1901.
8. Шубников А.В. Симметрия. М., Изд-во АН СССР, 1940.

9. Люстерник Л.А. Выпуклые фигуры и многогранники. М., Гос-
техиздат, 1956.
10. Берж К. Теория графов и её применение. М., Изд-во ино-
стр. лит., 1962.
11. Шеннон К. Синтез двухполюсных переключательных схем.
В кн.: Шеннон К. Работы по теории информации и кибер-
нетике. М., Изд-во иностр. лит., 1963, 59-105.
12. Лупанов О.Б. О синтезе некоторых классов управляющих сис-
тем. В сб. "Проблемы кибернетики", вып. 10. М., Физ-
матгиз, 1963, 63-97.