

УДК 681.325.5:621.391

СИСТЕМЫ ЦИФРОВОЙ ОБРАБОТКИ СИГНАЛОВ  
НА ОСНОВЕ МИКРОПРОЦЕССОРОВ TMS32010, TMS32020

Б.Д. Наумов

В в е д е н и е

Микросхемы серии TMS320 (фирма Texas Instruments, США), примером которых служат микропроцессоры TMS32010 и TMS32020, ориентированы на цифровую обработку сигналов (ЦОС) в реальном масштабе времени [1]. Такая специализация связана с выполнением большого объема вычислений в течение сравнительно небольшого промежутка времени, что обеспечивается в микросхемах данной серии благодаря:

- применению модифицированной гарвардской архитектуры;
- использованию конвейерного режима работы;
- наличию встроенного умножителя;
- применению специальных команд для ЦОС;
- короткому командному циклу.

Для многих областей ЦОС, включая распознавание и синтез речи, характерна тенденция к постоянному совершенствованию методов обработки. Возникающая при этом проблема периодической модернизации алгоритмов успешно решается в системах с универсальными микропроцессорами. Развитая архитектура и достаточно широкий набор команд микросхем серии TMS320 позволяют создавать системы ЦОС, сравнимые по степени гибкости с универсальными системами и значительно превосходящие их по вычислительной мощности.

Из отечественного парка вычислительной техники в прикладных областях успешно используются диалоговые вычислительные комплексы (ДВК). Модульный принцип построения, простота расширения и большое количество инженерных разработок, выполненных в данном конструктиве, значительно облегчают задачу создания проблемно-ориентированных ЭВМ на базе ДВК. Однако следует учесть, что эффективность системы, проектируемой на основе специализированных микропроцессоров, во многом определяется наличием необходимых инструментальных средств разработки и технического обеспечения. Фирмой Texas Instruments предусмотрен широкий набор подобных средств для микропроцессоров серии TMS320 [2,3], содержащий машинно-ориентированные языки, трансляторы с языков высоких уровней, тестирующие модули и эмуляторы. Эти инструментальные средства реализованы на персональных ЭВМ типа IBM PC и на ЭВМ серии VAX и в полном объеме могут использоваться только в том случае, когда создаваемая система ЦОС базируется на такой же машине.

Выбор ДВК в качестве базовой ЭВМ для систем ЦОС на основе микропроцессоров TMS32010 и TMS32020, получивших соответственно названия Orion и Janus, потребовал от автора разработки соответствующих инструментальных средств отладки для ДВК. Поскольку данные системы носят, в основном, исследовательский характер, особое внимание при проектировании уделялось проверке алгоритмов цифровой обработки в реальных условиях и обеспечению оперативности их обновления. Некоторое снижение временных затрат, связанных с разработкой программного обеспечения алгоритмов ЦОС, было достигнуто благодаря аппаратному совмещению функций ЦОС и отладки на плате сигнального процессора (СП).

Разработанный набор инструментальных средств, соответствующий архитектуре СП с совмещенными функциями, состоит из сервисного программного обеспечения, поддерживающего связь между базовой ЭВМ и сигнальными процессорами, кросс-ассемблера

и отладчика, содержащего, в свою очередь, программный и аппаратный блоки. Исходная программа создается в операционной среде ДВК средствами стандартного редактора и транслируется на языке ассемблера в программный модуль в загрузочном формате. Пользователь, вызвав отладчик, загружает с его помощью отлаживаемую программу в память сигнального процессора и устанавливает адреса контрольных точек (адреса останова СП при работе в режиме отладки), после чего программа запускается на исполнение. В точках останова можно просмотреть и при необходимости изменить содержимое памяти программ/данных и внутренних регистров СП.

Порядок изложения материала следующий. В разделе 1 описывается система ЦОС Orion, в частности, архитектура СП на основе микропроцессора TMS32010 и процедура отладки программ ЦОС в реальных условиях. В разделе 2 на примере системы Janus описывается архитектурная взаимосвязь мультипроцессорной системы ЦОС, выполненной на основе микропроцессоров TMS32020, с вычислительными ресурсами базовой ЭВМ. Раздел 3 содержит краткое описание машинно-ориентированных языков, написанных для микропроцессоров TMS32010 и TMS32020. В разделе 4 рассматриваются возможности использования разработанных систем ЦОС в задачах анализа и распознавания речи.

## 1. Система ЦОС Orion

Система ЦОС Orion функционально является дополнительной периферийной системой, предназначенной для решения различных задач обработки сигналов в составе микроЭВМ "ДВК-3М2". Аппаратная часть системы включает в себя СП Orion и блок преобразования аналогового сигнала, в задачу которого входит сопряжение сигнального процессора с аналоговой аппаратурой. Программные средства отладки системы содержат кросс-ассемблер TMS32010, программный отладчик, обеспечивающий интерактивный

режим работы пользователя с СП Orion, и программы обмена информацией между базовой ЭВМ и модулем ЦОС.

Приведенная совокупность средств отладки и ЦОС дает возможность оперативно генерировать прикладные программы для широкого набора приложений. Исходная программа создается и асемблируется в операционной системе RT11 базовой ЭВМ, после чего пересылается через системный интерфейс в СП Orion и запускается на выполнение. В процессе отладки программы ЦОС можно контролировать состояние СП в контрольных точках, определяемых пользователем непосредственно в ходе отладки. Для организации останова СП по указанному адресу аппаратными методами производится сравнение данного адреса и значения счетчика команд микропроцессора TMS32010. Фрагмент СП, выполняющий функцию слежения, получил название "ловушки адреса". После каждого останова процессора можно вывести на экран содержимое памяти данных, памяти программ и внутренних регистров TMS32010. Перед тем, как возобновить выполнение программы, можно модифицировать содержимое любой ячейки памяти или регистра.

В системе Orion предусмотрена возможность ввода данных в режиме эмуляции. При этом информация, подлежащая обработке, считывается не из блока преобразования аналогового сигнала, а из файла. Полученные результаты могут быть записаны в другой файл. Указанный режим позволяет: а) при отладке программ ЦОС использовать известный набор входных данных и б) избежать конфликтных ситуаций, возникающих при выходе программы ЦОС, работающей в реальном масштабе времени, на контрольную точку.

1.1. Архитектура СП Orion. Плата СП Orion содержит модуль цифровой обработки сигналов, интерфейс базовой ЭВМ (системный интерфейс), шину ввода-вывода для сбора внешних данных (сигнальный интерфейс) и логику доступа к внутренней шине процессора (см. рис. 1).

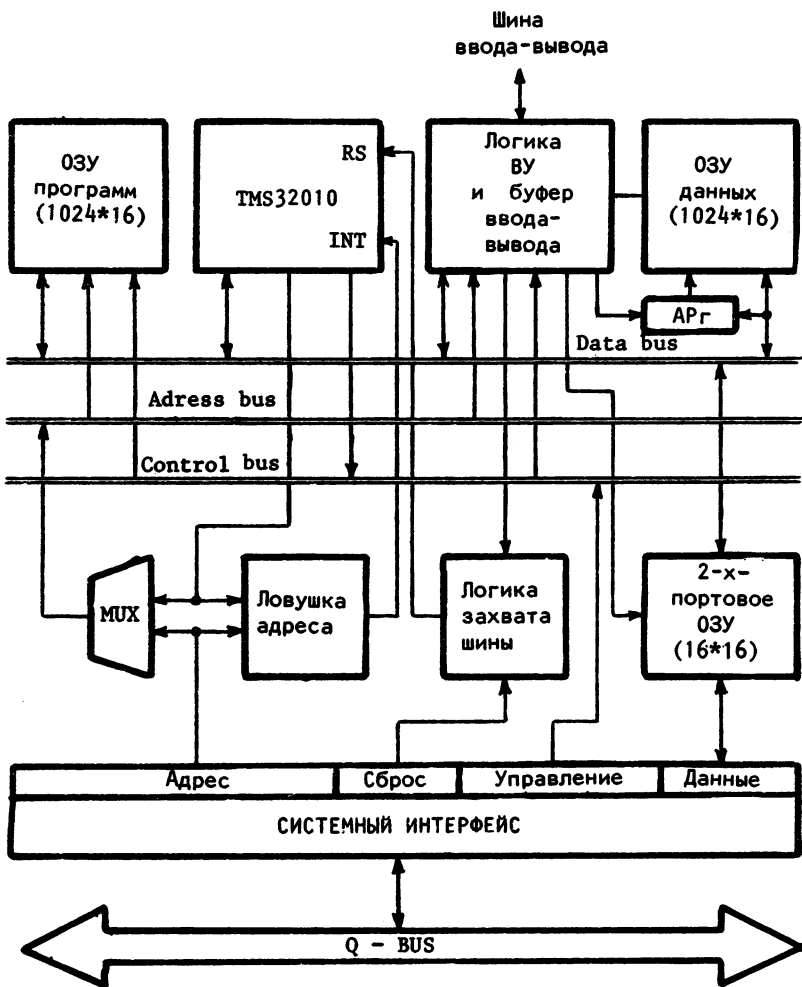


Рис. 1. Структурная схема СП Orion

Центральным элементом модуля ЦОС является микропроцессор TMS32010 - первый представитель микросхем обработки сигналов серии TMS320. Поскольку описание этого микропроцессора встречается во многих публикациях [1,2,4-6], приведем лишь основные его характеристики:

- длительность командного цикла - 200 нс;
- внутрикристальное ОЗУ данных емкостью 144 слова;
- максимальный объем памяти программ 4 К слов;
- 32-разрядное арифметико-логическое устройство с аккумулятором;
- параллельное устройство умножения (16\*16 разрядов);
- два сдвиговых регистра для манипулирования данными;
- два вспомогательных регистра для косвенной адресации;
- четырехуровневый аппаратный стек.

Помимо микропроцессора TMS32010, в состав модуля ЦОС входят: статическое ОЗУ емкостью 1 К слов, используемое в качестве памяти программы; аналогичная по объему внешняя память данных (ОЗУ данных) с регистром адреса (АРг); логика выбора внешних устройств (логика ВУ) и буфер сигнального интерфейса. Архитектура TMS32010 не предусматривает наличие внешней памяти данных, поэтому обращение к ней происходит как к внешнему устройству посредством команд ввода-вывода. Адрес внешнего ОЗУ данных определяется с помощью регистра АРг и может аппаратно изменяться после завершения цикла обращения к памяти. Логика выбора внешних устройств, как уже упоминалось, обеспечивает взаимодействие TMS32010 с внешней, по отношению к микропроцессору, памятью данных, с адресным регистром АРг, с двухпортовой статической памятью, имеющей выход на системную шину базовой ЭВМ, с шиной ввода-вывода и с логикой захвата внутренней шины, обращение к которой инициирует останов сигнального процессора.

С системным интерфейсом модуль ЦОС связан скоростной внутренней шиной, состоящей, в свою очередь, из 16-разрядной ши-

ны данных (Data bus), 12-разрядной шины адреса (Adress bus) и шины управления (Control bus). Внутренняя шина СП является мультиплексируемой и, в зависимости от режима работы, управляется либо микропроцессором TMS32010, либо базовой ЭВМ через системный интерфейс. При выполнении программы ЦОС роль активного устройства выполняет TMS32010, а при работе в режиме программирования модуля ЦОС или определения состояния процессора в контрольной точке управление внутренней шиной берет на себя базовая ЭВМ.

При запуске TMS32010 всегда стартует с нулевого адреса. Пуск осуществляется путем перевода сигнала RS (reset) в пассивное состояние. Единственная возможность организации start-stopного режима работы (останова процессора в заданной контрольной точке) реализуется выставлением активного уровня сигнала RS в нужный момент времени. Для этого используется упоминавшаяся выше ловушка адреса, содержащая 12-разрядный компаратор. При совпадении адреса контрольной точки с текущим значением счетчика команд TMS32010 вырабатывается сигнал прерывания INT, останавливающий выполнение отлаживаемой программы и передающий управление резидентной программе отладчика. Последняя выгружает во внешнюю память данные содержимое внутренней памяти данных микропроцессора и его внутренних регистров, после чего происходит обращение к логике захвата шины, переводящей сигнал RS в активное состояние.

1.2. Программный отладчик Orion. Для разработки прикладного программного обеспечения СП Orion создан отладочный программный комплекс (программный отладчик Orion), содержащий основную и резидентную компоненты. Основная компонента отладчика функционирует в базовой ЭВМ. Ее назначение заключается в организации взаимодействия между ЭВМ "ДВК-3М2" и СП Orion в режимах загрузки и отладки программного обеспечения ЦОС. Режимы взаимодействия задаются в диалоге оператора с ЭВМ посредством

специальных команд - приказов. Ниже приводится перечень основных приказов и краткое их описание.

**ЗАГР0** - загрузка программной памяти. Оператор указывает имя файла, содержащего рабочую программу ЦОС. Содержимое файла пересылается в память программ СП.

**ЗАГР1** - загрузка памяти данных. Выполняется аналогично.

**ОЗУ0** - пультовый режим работы с программной памятью. Эта команда обеспечивает доступ к памяти программ сигнального процессора аналогично пультовому режиму работы микроЭВМ "ДВК-3М2".

**ОЗУ1** - пультовый режим работы с памятью данных и внешними регистрами модуля ЦОС.

**ДАНЫЕ** - вывод на экран копии внутренней памяти данных микропроцессора TMS32010.

**РГ** - вывод на экран содержимого внутренних регистров микропроцессора TMS32010.

**ПУСК** - начальный запуск сигнального процессора. Программа ЦОС запускается со своего стартового адреса. Допускается многократное использование этой команды.

**ПРОД** - запуск СП с адреса, определяемого текущим содержимым счетчика команд микропроцессора TMS32010.

**ПРЕР** - имитация сигнала прерывания INT. Используется для организации прерывания как при обмене информацией через системный интерфейс, так и в режиме отладки для выхода из программы ЦОС.

**ОСТ** - принудительный останов СП по сигналу RS.

**ПРОГ** - установка программного режима работы СП. Программа ЦОС в этом режиме выполняется без останова микропроцессора TMS32010. Состояние СП не контролируется. Выход из программы осуществляется командами ПРЕР и ОСТ.

**АВТ** - установка стартстопного режима работы СП с автоматическим определением адреса следующей контрольной точки. В



этом режиме за один шаг выполняется одна команда. Контроль состояния процессора осуществляется с помощью команд: ОЗУ $\bar{D}$ , ОЗУ1, ДАННЫЕ, РГ. Запуск СП с точки останова выполняется командой ПРОД.

ШАГ - установка стартстопного режима работы СП с ручным заданием адреса контрольной точки. В этом режиме за один шаг может выполняться несколько команд ЦОС. Адрес контрольной точки вводится оператором после набора команды ПРОД. Контроль состояния процессора такой же, как и в режиме АВТ.

Резидентная компонента отладчика размещается вместе с отлаживаемой программой в программной памяти СП, как это показано на рис. 2 (символ " > " означает, что адреса заданы в шестнадцатиричной системе).

> 000 - > 001	Вектор начального пуска
> 002 - > 003	Вектор прерывания
> 004 - > 38F	Программа ЦОС
> 390 - > 3FF	Резидентная программа отладчика

Рис. 2

При возникновении отладочного прерывания содержимое счетчика команд TMS32010 записывается в стек, а управление передается резидентному отладчику, который выполняет программу сохранения внутренней памяти данных и регистров TMS32010 во внешней памяти данных (карта распределения внешней памяти данных приводится на рис. 3). По окончании перезаписи выполняется процедура захвата внутренней шины и происходит останов микропроцессора.

Поскольку при останове содержимое отдельных ячеек внутренней памяти и некоторых регистров TMS32010 портится, при

> 000 - > 35F	Память данных ЦОС
> 360 > 3EB	Копия внутренней памяти TMS32010
> 3EC - > 3FF	Содержимое регистров TMS32010

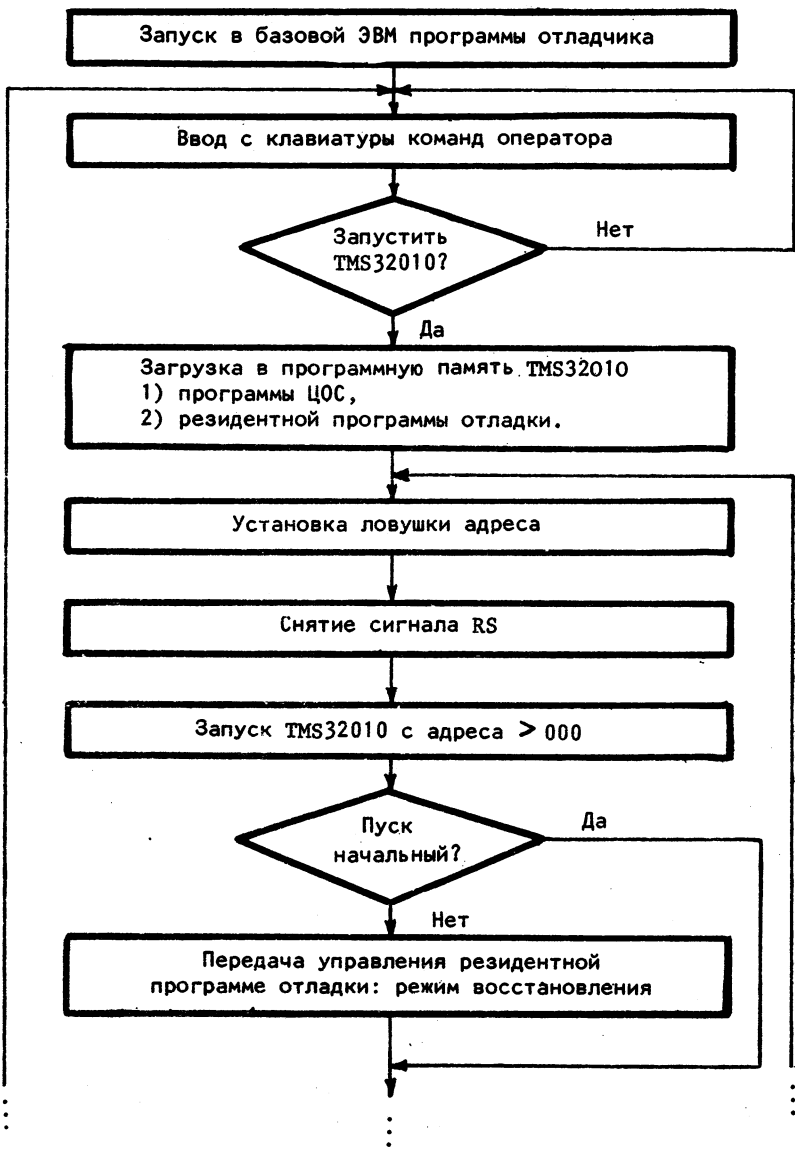
Рис. 3

повторном запуске резидентная программа отладки выходит в режим сохранения: происходит обратная перезапись внутренней памяти данных и регистров TMS32010. После приведения микропроцессора TMS32010 в состояние, предшествовавшее отладочному прерыванию, выполняется команда возврата из прерывания и дальнейшее выполнение программы ЦОС с адреса, извлеченного из стека.

Диаграмма, описывающая последовательность операций, выполняемых программным отладчиком Orion, показана на рис.4.

В микропроцессоре TMS32010 предусмотрен один уровень прерывания по сигналу INT, необходимый для инициирования операций ввода-вывода данных через сигнальный интерфейс. В работе [6] при возникновении отладочного (системного) прерывания адрес вектора прерывания принимает новое значение >FF2->FF3. Сместение адреса вектора достигается установкой в третье состояние буфера внутренней шины СП, отвечающего за восемь старших разрядов адреса. Наличие в микропроцессоре TMS32010 вывода BIO, управляющего командой ветвления BIOZ, позволяет решить эту задачу без изменения адреса вектора следующим образом.

При возникновении системного прерывания параллельно с сигналом INT устанавливается сигнал BIO. При обработке прерывания резидентный отладчик с помощью команды BIOZ определяет причину возникновения прерывания. В случае возникновения прерывания от сигнального интерфейса сигнал BIO остается пассивным и управление возвращается программе ЦОС. В противном слу-



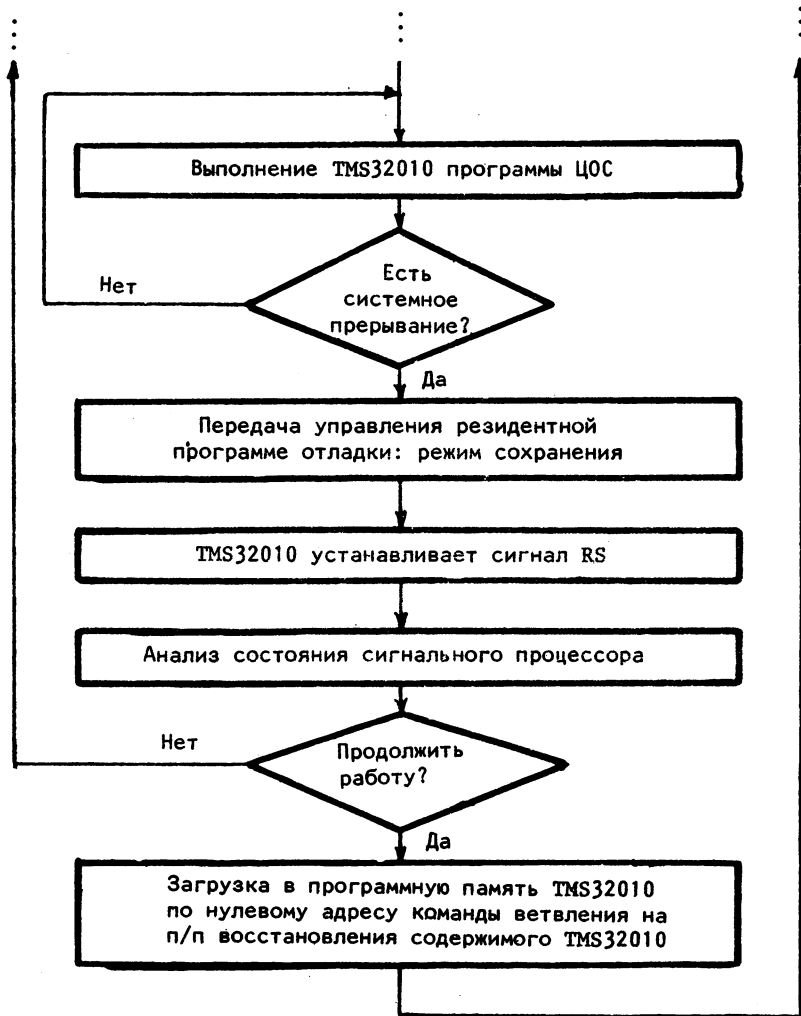


Рис. 4. Диаграмма работы программного отладчика

чае выполняется программа сохранения внутренней памяти данных и регистров микропроцессора TMS32010 во внешней памяти данных.

## 2. Система ЦОС Janus

Сигнальный процессор Orion из-за ограничений по объему памяти и быстродействию позволяет решать только небольшую часть задач ЦОС. Применение микропроцессора TMS32020, являющегося представителем второго поколения микросхем обработки сигналов серии TMS320 и обладающего расширенными (по сравнению с TMS32010) архитектурными возможностями, способствует частично снятию этих ограничений. Более того, наличие в TMS32020 режима прямого доступа к памяти (ПДП) способствует переходу к мультипроцессорной конфигурации, что значительно повышает вычислительную мощность системы ЦОС.

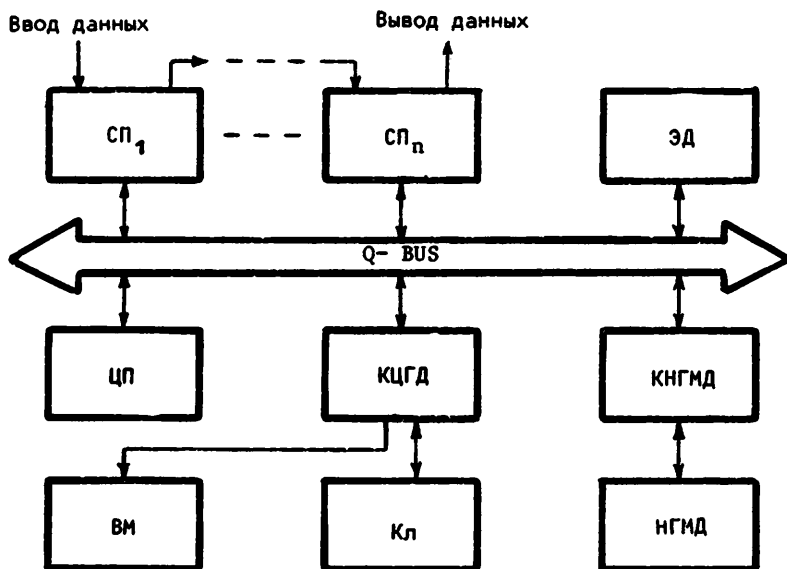


Рис. 5

Важным вопросом, требующим особого внимания при создании мультипроцессорных систем, является организация обмена информацией между процессорами. Разработанная система ЦОС Janus (рис.5) ориентирована на приложения с линейным коммутационным графом, в которых передача данных происходит преимущественно в одном направлении и только между соседними процессорами. При таком подходе решаемая задача разбивается на части таким образом, что процессоры ЦОС работают в макроконвейерном режиме. Каждый из процессоров через параллельный сигнальный интерфейс получает последовательность входных данных и вырабатывает поток выходных, поступающий на вход следующего процессора. В то же время в системе Janus сохраняется возможность взаимодействия сигнальных процессоров через общие области памяти центрального процессора (ЦП) и "электронного диска" (ЭД) в режиме прямого доступа к памяти.

Для обеспечения нормального функционирования системы Janus в составе ДВК используется следующий состав серийных технических средств:

- центральный процессор (ЦП) типа "Электроника МС1201.03";
- контроллер цветного графического дисплея (КЦГД) с видеомонитором (ВМ) с клавиатурой (Кл);
- накопитель на гибких магнитных дисках (НГМД);
- контроллер НГМД (КНГМД).

Входящее в базовый комплекс ЭВМ запоминающее устройство на жестком магнитном диске было исключено из системы вследствие низких эксплуатационных параметров. Его функции как носителя операционной системы принял специально разработанный для этой цели ЭД, представляющий собой оперативное запоминающее устройство емкостью 1,5 М байт. Начальная загрузка операционной системы (ОС) в этом случае выполняется с НГМД, затем ОС копируется на ЭД и перезапускается с него.

На сегодняшний день система Janus включает в себя два модуля ЦОС на основе микропроцессоров TMS32020 с суммарным быстродействием 10 млн. операций в секунду. Конструктивно данные модули объединяются в плату сигнального процессора (СП) Janus. Допускается подключение к шине Q-bus до 4 подобных плат.

2.1. Сигнальный процессор Janus. Плата СП Janus содержит два модуля ЦОС, внутренние шины которых соединяются через адаптер шины (АШ), два сигнальных интерфейса (СИ) и один системный, содержащий селектор адреса (СА), блок регистров (БР), контроллер прерываний (КПР) и контроллер ПДП (КПДП). Более детально структура сигнального процессора показана на рис.6.

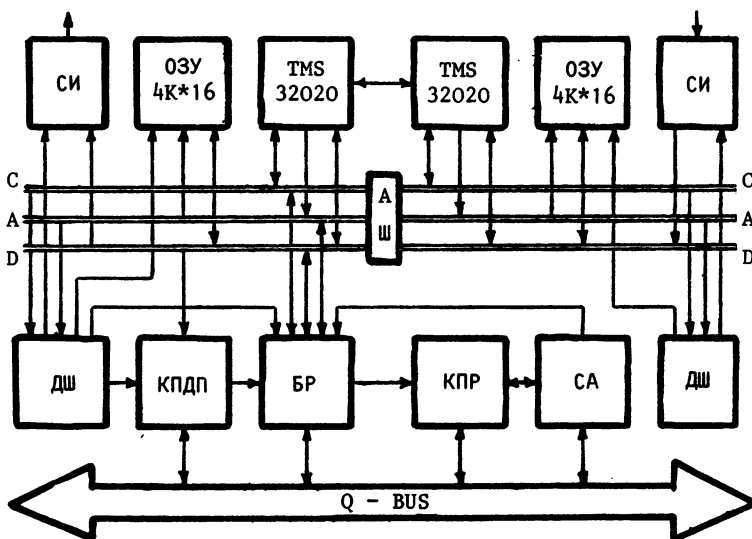


Рис. 6

Модули ЦОС идентичны между собой по структуре, но различаются по способу организации взаимодействия с системным интерфейсом. Модуль, внутренняя шина которого непосредственно связана с системным интерфейсом, является доминирующим и может

получить доступ к памяти другого (пассивного) модуля ЦОС. В этом случае память пассивного модуля расширяется за счет памяти доминирующего модуля. Кроме того, доминирующий модуль располагает средствами системного интерфейса, обеспечивающими доступ к шине Q-bus и, следовательно, ко всем устройствам на этой шине. В частности, все свободное адресное пространство ЭД и ОЗУ ЦП может использоваться в качестве дополнительной памяти данных доминирующего модуля. Скорость передачи данных по шине Q-bus при этом составляет 500 К слов (по 16 бит) в секунду, что в 10 раз ниже пропускной способности внутренней шины модуля ЦОС.

Процесс обмена с памятью базовой ЭВМ для доминирующего модуля начинается с программирования КПДП. В дальнейшем процесс пересылки данных через шину Q-bus сводится к взаимодействию модуля ЦОС с регистром данных БР. Каждое обращение в ходе выполнения программы ЦОС к этому регистру инициирует цикл ПДП, обеспечивая тем самым прозрачность передачи данных по внешней шине. Поскольку обращение к БР не требует установки режима ожидания для микропроцессора TMS32020, быстродействие СП не снижается при работе с медленной памятью базовой ЭВМ. Для достоверности передачи данных необходимо учитывать, что вследствие разной пропускной способности внутренней и внешней шин сигнального процессора существует минимально допустимый интервал между обращениями модуля ЦОС к регистру данных БР. При тактовой частоте микропроцессора TMS32020 - 20 МГц этот интервал равен восьми командным циклам.

2.1.1. Модули ЦОС. Основой модуля ЦОС СП Janus является микропроцессор TMS32020 со следующими характеристиками: объем внутреннего ОЗУ данных - 544 слова (256 из них могут использоваться в качестве памяти программ); адресное пространство программной памяти - 64 К слов (такой же диапазон адресов используется для прямой адресации памяти данных); пять вспомога-



ных адресных регистров для косвенной адресации данных; встроенный последовательный интерфейс; возможность организации ПДП к внешней памяти программ и данных.

Прямая адресация внешней памяти данных несомненно значительно расширяет область использования микросхем TMS32020. В то же время, если круг приложений достаточно широк, остается неопределенность в выборе оптимального соотношения между объемами памяти программ и данных. В условиях ограниченности элементной базы подобная неопределенность может привести к неоправданным аппаратурным затратам и, как следствие, - к ухудшению общих параметров системы ЦОС. В СП Janus память программ и внешняя память данных составляют единое целое, что позволяет использовать для хранения данных всю свободную область памяти (пример распределения памяти приводится на рис. 7). Суммарная емкость памяти программ/данных в этом случае выбирается исходя из конструктивных возможностей и доступной элементной базы. Так, для микросхем быстродействующего статического ОЗУ KM132PY8A она составляет 4 К слов (по 16 бит). В принципе объем памяти программ/данных может быть увеличен до 64 К слов путем замены микросхем KM132PY8A на микросхемы KM132PY10. Кроме того, сохраняется возможность расширения памяти данных за счет неиспользуемой памяти второго модуля ЦОС и (или) базовой ЭВМ.

Кроме микропроцессора TMS32020 и ОЗУ программ/данных, каждый модуль содержит дешифратор (ДШ), необходимый для организации доступа к памяти программ/данных и к шине данных сигнального интерфейса. Дополнительные функции выполняются дешифратором доминирующего модуля, это: программирование КПДП, взаимодействие с блоком регистров системного интерфейса и, наконец, инициирование цикла ПДП при обращении к регистру данных БР.

При работе в режиме локальной памяти каждый модуль ЦОС полностью автономен. В этом случае модули ЦОС, находящиеся на

одной плате СП, могут одновременно выполнять разные алгоритмы, обмениваясь информацией через последовательный интерфейс. Доминирующий модуль имеет возможность приостанавливать работу пассивного модуля, устанавливая сигнал HOLD (требование ПДП). Остановка микропроцессора сопровождается активизацией адаптера шины, объединяющего шины модулей ЦОС. Перекодировка старших разрядов адресной шины, выполняемая адаптером, устраняет пересечение областей памяти программ/данных смежных модулей, обеспечивая тем самым активному микропроцессору бесконфликтный доступ к расширенной шине. Не убирая сигнал HOLD, активный микропроцессор может обращаться к памяти базовой ЭВМ и перекачивать данные через шину Q-bus в любом направлении с учетом ограничений, о которых говорилось ранее. После снятия сигнала HOLD адаптер шины переходит в пассивное состояние, внутренние шины модулей ЦОС вновь обретают независимость и микропроцессор пассивного модуля возобновляет свою работу с точки останова.

Смежные модули ЦОС, принадлежащие разным платам СП, взаимодействуют через однонаправленный параллельный сигнальный интерфейс, как показано на рис.6. Передача информации в обратном направлении выполняется только через общие области памяти базовой ЭВМ.

2.1.2. Системный интерфейс СП Janus. Системный интерфейс сигнального процессора Janus выполняет следующие функции:

- организация доступа со стороны базовой ЭВМ к внутренним шинам модулей ЦОС;
- аппаратная поддержка режима отладки программ ЦОС;
- организация обмена в ходе выполнения программ ЦОС между сигнальным процессором и базовой ЭВМ: 1) в режиме опроса по флагу; 2) по прерыванию; 3) в режиме ПДП.

Доступ к внутренним шинам модулей ЦОС осуществляется через блок регистров, выполненный на 4-х микросхемах K1802BB1. Эта микросхема содержит четыре 4-разрядных регистра (TMSADR,

TMSDAT, TMSCON и TMSPPD) и схему сравнения (компаратор). Обращение к регистрам допускается через любую из четырех двуправленных магистралей. Магистраль DX предназначена для связи с шиной Q-bus, а магистрали DA, DB и DC соединяются соответственно с шинами данных, адреса и управления доминирующего модуля ЦОС. Обмен информацией между магистралями выполняется через регистры TMSADR, TMSDAT и TMSCON. Регистр TMSADR обеспечивает взаимодействие с адресной шиной, TMSDAT – с шиной данных, TMSCON – с шиной управления модулей ЦОС.

Для останова программы ЦОС, выполняемой СП, адрес контрольной точки заносится в регистр TMSPPD. При работе микропроцессора TMS32020 информация с адресной шины доминирующего модуля аппаратно заносится в регистр TMSADR. Компаратор БР производит сравнение содержимого регистров TMSADR, TMSPPD и при совпадении вырабатывает сигнал прерывания, поступающий одновременно на оба модуля ЦОС. Останов СП инициируется резидентным отладчиком через регистр управления TMSCON.

Обмен информацией между СП и базовой ЭВМ в процессе выполнения программы ЦОС происходит через регистр данных TMSDAT. В режиме опроса по флагу для проверки готовности обмена используется 7-й разряд регистра TMSCON (TMSCON < 7 > ). Возникновение готовности при установленном разряде TMSCON < 6 > вызывает прерывание на шине Q-bus.

Контроллер ПДП, реализованный на микросхеме 1802BB2, выполняет обмен одиночными 16-разрядными словами между регистром TMSDAT и запоминающим устройством на шине Q-bus. Адрес устройства хранится в регистре TMSPPD и может в зависимости от выбранного режима увеличиваться на 2 или сохранять первоначальное значение. Инициализация ПДП происходит автоматически при обращении микропроцессора TMS32020 к регистру TMSDAT. При отладке программы ЦОС, использующей прямой доступ к памяти базовой ЭВМ, необходимо учитывать, что регистр TMSPPD в этом слу-

чае будет использоваться дважды: как регистр адреса ПДП и как регистр адреса контрольной точки. Поэтому на время отладки процедура ПДП должна предусматривать сохранение адреса останова, установку адреса ПДП и восстановление адреса останова в регистре TMSPPD в каждом цикле обращения к внешней памяти.

2.2. Программный отладчик Janus. Программный отладчик Janus, в отличие от описанного ранее отладчика Orion, имеет расширенный набор команд, обеспечивающий одновременную отладку программ восьми модулей ЦОС. Это отличие носит второстепенный характер и здесь не детализируется.

Еще одна характерная особенность отладчика Janus связана с выходом СП из состояния останова на продолжение выполнения программы. Для микропроцессора TMS32020 нет необходимости изменять вектор начального пуска при прохождении контрольной точки. Программа сохранения резидентного отладчика завершается обращением к регистру TMSCON и включением программной задержки, необходимой для перехода микропроцессора в режим ПДП. После завершения анализа состояния модулей ЦОС по команде ПРОД(олжить) микропроцессор завершает цикл задержки и переходит к выполнению программы восстановления. Пример размещения резидентного отладчика в памяти программ/данных приведен на рис. 7.

Вектор начального пуска (2 слова)
Вектор прерываний (30 слов)
Программа ЦОС
Резидентный отладчик: - программа сохранения (61 слово); - программа восстановления (26 слов)
Память данных
Копия внутренней памяти TMS (544 слова)
Копия регистров TMS (22 слова)

Рис.7

### 3. Кросс-ассемблер TMS32020/32010

Программное обеспечение приведенных систем ЦОС также включает в себя средства программирования на языке ассемблера (Assembly Language Instructions for TMS32020 (TMS32010)). Поскольку микропроцессоры TMS32010 и TMS32020 несовместимы между собой по объектному коду, для каждого типа микропроцессоров написаны независимые программы трансляции. В данном разделе приводится краткое описание этих программ.

3.1. Возможности кросс-ассемблера. Кросс-ассемблер TMS32020 (TMS32010) является системной обслуживающей программой, работающей под управлением операционной системы RT11. Он обеспечивает следующие функции:

1) трансляцию исходного текста, написанного на языке ассемблера цифрового сигнального микропроцессора TMS32020 (TMS32010) [2,3], на вычислительных комплексах, программно-совместимых с микроЭВМ "Электроника МС 1201.03";

2) управление функциями трансляции с помощью командной строки;

3) возможность спецификации устройств и имен файлов для входного и выходного файлов трансляции;

4) создание листинга транслируемой программы;

5) создание загрузочного модуля транслируемой программы;

6) вывод сообщений об ошибках трансляции в листинг программы;

7) вывод таблиц символов в листинг программы.

3.2. Общее описание работы кросс-ассемблера. Кросс-ассемблер является двухпроходным транслятором. Ниже описаны функции и операции, выполняемые при трансляции.

При запуске кросс-ассемблер читает командную строку, содержащую спецификации следующих файлов, используемых в процессе трансляции:

входной файл - исходная программа в коде ASCII;

выходной файл 1 - файл в формате загрузочного модуля;  
выходной файл 2 - листинг трансляции.

Командная строка может задаваться следующим образом:

1) \*( < устройство > :) < имя файла > (. < тип > )

В этом случае кросс-ассемблер работает только с входным файлом, выходные файлы не создаются. В конце работы кросс-ас-семблер выдает на экран информацию о количестве ошибок, обнаруженных в процессе трансляции. Тип устройства по умолчанию - DK. Тип файла по умолчанию - TMS.

2) \*Выходной файл 1 = Входной файл

В процессе работы кросс-ассемблера создается выходной файл в формате загрузочного модуля. По умолчанию тип выходного файла - SAV.

3) \*,Выходной файл 2 = Входной файл

При задании командной строки данным образом создается листинг трансляции. По умолчанию тип выходного файла - LST.

4) \*Выходной файл 1, Выходной файл 2 = Входной файл

В этом случае создаются загрузочный модуль и листинг трансляции.

5) Командная строка с ключом "0"

Если в командной строке указан ключ "0", то все значения адресов, меток и кодов команд выдаются в восьмеричном формате. При отсутствии ключа "0" выдача осуществляется в шестнадцатеричном формате.

6) Командная строка с ключом "L:N"

При формировании листинга значение N определяет количество строк в странице листинга. В случае отсутствия ключа "L" значение N выбирается равным 85.

#### 4. Применение систем ЦОС Orion и Janus

Микросхемам обработки сигналов серии TMS320 для сопряжения с аналоговой аппаратурой необходимы аналого-цифровые (АЦП)

и цифро-аналоговые (ЦАП) преобразователи. Характеристики этих преобразователей определяются требованиями конкретного приложения и могут значительно варьироваться даже в рамках одной проблемы. В частности, применительно к задачам анализа, распознавания и синтеза речи разрядность преобразования меняется от 8 до 16, а частота дискретизации аналогового сигнала - от 8 до 50 кГц. С другой стороны, характеристики преобразователей, используемых в системах ЦОС, часто ограничены габаритами устройства и возможностями доступной разработчику элементной базы. В силу указанных причин при проектировании систем ЦОС Orion и Janus средства сопряжения сигнальных процессоров с аналоговой аппаратурой были вынесены в отдельный блок, имеющий следующие параметры:

1. Чувствительность по входу:
  - а) 1 - 100 мВ - при работе с микрофоном;
  - б) 50 мВ - 5 В - для линейного входа.
2. Частотный диапазон входного сигнала: 20 Гц - 20 кГц.
3. Разрядность АЦП: 12 бит.
4. Частота дискретизации: 50 кГц.
5. Количество каналов ЦАП: 2.
6. Разрядность ЦАП: 12 бит.
7. Выходная мощность усилителя низкой частоты при работе на встроенный громкоговоритель: 0,5 Вт.

Инициализация ввода данных в сигнальный процессор выполняется с помощью прерывания. Использование буферного ОЗУ на выходе АЦП дает возможность пересылать данные по блокам и, как следствие, сократить общее число прерываний. Для ЦП Orion ввод одного отсчета занимает два командных цикла микропроцессора. Дополнительный выигрыш во времени при блочной организации ввода информации достигается для СП Janus благодаря применению специализированных команд RPT и RPTK. В этом случае ввод отдельного отсчета данных может выполняться за один командный цикл.

Реализация процедур цифровой фильтрации и спектрального анализа связана с вычислением выражений типа свертки дискретных последовательностей [7]. Архитектура и система команд микросхем обработки сигналов серии TMS320 обеспечивают эффективное вычисление подобных выражений. Алгоритмы цифровой фильтрации, корреляционного анализа, быстрого преобразования Фурье и линейного предсказания широко используются при анализе и первичной обработке речевых сигналов [8,9], что делает целесообразным применение разработанных систем ЦОС в задачах автоматического распознавания речи (АРР). В частности, СП Orion можно применить в качестве спектрально-полосного анализатора речевых сигналов. В этом случае двухпортовое ОЗУ сигнального процессора (см. рис.1) служит буфером для записи результатов анализа, что сводит к минимуму временные затраты микропроцессора TMS32010 на вывод полученных данных в базовую ЭВМ. Функции спектроанализатора также может выполнять пассивный модуль ЦОС процессора Janus.

Если при распознавании речи используется принцип сравнения с эталоном, для формирования словарных гипотез в соответствии с алгоритмом динамического программирования удобно использовать второй модуль процессора Janus. Объем распознаваемого словаря в данном варианте ограничивается быстродействием контроллера ПДП, входящего в состав сигнального процессора, поскольку файл эталонных реализаций из-за недостатка внутренней памяти модуля ЦОС приходится размещать на электронном диске. В частности, при реализации алгоритма распознавания слов в потоке слитной речи [10] объем словаря составляет около 25 слов. При необходимости можно достичь четырехкратного увеличения объема словаря, применив в сигнальном процессоре микросхемы памяти большей емкости.



### З а к л ю ч е н и е

В основе описанных систем Orion и Janus лежит принцип аппаратного совмещения функций ЦОС и отладки программного обеспечения. Для СП Orion такой подход связан с существенными издержками на реализацию отладочных функций, что вызвано, главным образом, ограниченными возможностями магистрали микропроцессора TMS32010. При разработке СП Janus затраты на выполнение аналогичных функций отладки были сведены к минимуму. Это позволило разместить на плате того же размера (135\*240 мм), что и процессор Orion, два модуля ЦОС на основе микропроцессоров TMS32020. Достигнутый при этом компромисс между аппаратными затратами на основные и вспомогательные функции сигнального процессора делает экономически целесообразным сохранение функций отладки, а следовательно, и диагностики, не только в исследовательских, но и в промышленных разработках, что, в конечном итоге, ведет к дальнейшему увеличению гибкости систем ЦОС на основе микропроцессоров TMS32020.

### Л и т е р а т у р а

1. КУНЬСЯНЬ Л., ФРАНЦ Дж.А., САЙМАР Р. Цифровые процессоры обработки сигналов серии TMS320 //ТИИЭР. - 1987. - Т.75,№9. - С. 8-27.
2. TMS32010 User's Guide. - Houston, TX: Texas Instruments Inc., 1983.
3. TMS32020 User's Guide. - Houston, TX: Texas Instruments Inc., 1985.
4. McDONOUGH K., CAUDEL E., MAGAR S., LEIGH A. Microcomputer with 32-bit arithmetic does high-precision number crunching //Electronics. - 1982. N 4. -P. 105-110.
5. Простота пользования профессиональной ЭВМ фирмы Texas Instruments /Дж.Ф.Буси, У.У.Андерсон, М.Л.Макмейн и др.//ТИИЭР. - 1984. - Т. 72, № 3. - С. 40-57.
6. DUNLOP J., MANAL Al-K. Hardware system for realtime signal processing software development //Microprocessors and microsystems. - 1986. - Vol. 10, N 5. - P. 251-257.

7. МАКС Ж. Методы и техника обработки сигналов при физических измерениях: В 2 т. - М.: Мир, 1983.

8. Методы автоматического распознавания речи: В 2 т. Пер. с англ. /Под ред. У.Ли. -М.: Мир, 1983.

9. ЛЕВИНСОН С.Е. Структурные методы автоматического распознавания речи //ТИИЭР. Речевая связь с машинами. - 1985.Т.73, № 11. - С. 100-129.

10. НАУМОВ Б.Д. Система распознавания слов в потоке слитной речи //Анализ текстов и сигналов. - Новосибирск, 1987. - Вып. 123: Вычислительные системы. -С. 111-126.

Поступила в ред.-изд.отд.

24 мая 1991 года